

Fachbereich Informatik und Kommunikationssysteme

Nachrichtentechnik

Bachelorarbeit

Entwicklung und Aufbau eines Ultraschall-Leistungsgenerators

Wissenschaftliche Arbeit zur Erlangung des
akademischen Grades Bachelor of Engineering

vorgelegt von

Janko Entschew

Merseburg, 20.November 2013

Erstkorrektor: Prof. Dr.-Ing. Bernhard Bundschuh

Zweitkorrektor: Dipl. Phy. Georg Dietrich

KURZZUSAMMENFASSUNG

In dieser Arbeit soll ein vorhandenes Konzept eines Verstärkers flexibel erweitert werden. Dazu wird eine gängige Schaltungsanordnung für Audioapplikationen einer Fachzeitschrift verwendet. Es wird untersucht, ob sich durch geeignete Dimensionierung der Bauteile, sowie passende Selektion der Halbleiter die Anforderungen von 100 V über eine Bandbreite von 20 MHz realisieren lassen. Dazu wird die Schaltung über eine Software nachgebildet und simuliert. Anschließend erfolgt der Entwurf einer Leiterplatte. Da eine völlige Inbetriebnahme des Leistungsgenerators nicht möglich war, beschränken sich die Ergebnisse dieser Arbeit auf die Ansteuersignale der Endstufe.

In this work, an existing concept of an amplifier should be flexibly extended. For this purpose a common circuitry for audio applications out of a professional journal is used. It is investigated whether the requirements of 100 V over a bandwidth of 20 MHz can be met by suitable dimensioning of the components, as well as suitable selection of the semiconductor elements. For this purpose the circuit is constructed and simulated via software and subsequently a circuit board is designed. Since a complete commissioning of the power generator was not possible, the results of this work are limited to the control signals of the output stage.

INHALTSVERZEICHNIS

1	Einleitung	6
1.1	Der Begriff Ultraschall und seine Erzeugung	6
1.2	Debye-Sears-Effekt	6
1.3	Problemaufriss.....	8
2	Konzeptsuche	9
2.1	Prinzip eines integrierten HF-Verstärkers.....	9
2.2	Prinzip des HEXFET-Medium-Power-Amp	10
2.3	Prinzip des Ultraschall-Leistungsgenerators	11
3	Simulation in Altium	13
3.1	Simulation des Leistungsgenerators.....	13
3.2	Halbleiter-Modelle	14
3.2.1	Bipolartransistoren	14
3.2.2	MOSFETs.....	16
3.3	Simulationsvergleich der MOSFET-Level.....	20
4	Schaltungsanalyse.....	22
4.1	Eingangsverstärker	22
4.2	Differenzverstärker.....	25
4.2.1	Funktionsweise	25
4.2.2	Simulationsergebnisse	29
4.2.3	Dimensionierung	30
4.2.4	Aufbau und Messung.....	34
4.3	Treiber	35
4.3.1	Vortreiber	36
4.3.2	Pegelshift-Stufe	40
4.3.3	Gate-Treiber	41
4.4	MOSFET-Endstufe.....	44
4.4.1	Gegentaktprinzip	44
4.4.2	Selektion der MOSFETs.....	44
4.4.3	Funktionsweise	46
4.5	Verbraucher	47
5	Leiterplattenentwurf	48
6	Zusammenfassung	52
	Literaturverzeichnis	53
	Anhang	55

ABBILDUNGSVERZEICHNIS

Bild 1.1:	Beugungsbilder grüner und roter Laser.....	7
Bild 1.2:	Schematische Darstellung des Debye-Sears-Versuchs	7
Bild 1.3:	Apparaturen.....	8
Bild 2.1:	Prinzip und Ausführung eines integrierten HF-Verstärkers.....	9
Bild 2.2:	Schaltplan des HEXFET-Leistungsverstärkers	10
Bild 2.3:	Chipstruktur der HEXFETs.....	11
Bild 3.1:	Frequenzgang und Transientenanalyse	13
Bild 3.2:	Ebers-Moll-Modell (Injektionsmodell).....	14
Bild 3.3:	Gummel-Poon-Modell	15
Bild 3.4:	Performance-Vergleich der MOSFET-Modelle.....	19
Bild 3.5:	Frequenzgang und Ausgangssignal mit dem EKV-Modell	20
Bild 3.6:	Frequenzgang und Ausgangssignal mit dem BSIM2-Modell.....	20
Bild 3.7:	Frequenzgang und Ausgangssignal mit dem BSIM3-Modell.....	21
Bild 4.1:	Beschaltung des Eingangs-OPV	23
Bild 4.2:	Abhängigkeiten der Slew Rate.....	23
Bild 4.3:	Vergleich der Frequenzgänge AD844 / LM7171.....	25
Bild 4.4:	Grundschtaltung des Differenzverstärkers mit NPN-Transistoren	26
Bild 4.5:	Übertragungskennlinie eines NPN-Differenzverstärkers.....	27
Bild 4.6:	Kennlinie des NPN-Differenzverstärkers mit Stromgegenkopplung.....	27
Bild 4.7:	Betragsfrequenzgänge verschiedener (npn-)Differenzverstärker.....	28
Bild 4.8:	Frequenzgänge und Transientenanalyse der Differenzverstärker	29
Bild 4.9:	Dimensionierung der Konstantstromquelle.....	30
Bild 4.10:	Aufbau des npn-Differenzverstärkers.....	31
Bild 4.11:	Kennlinie des npn-Differenzverstärkers.....	34
Bild 4.12:	Kennlinie des pnp-Differenzverstärkers.....	34
Bild 4.13:	Eingangsspannungen und Differenzspannung	35
Bild 4.14:	Ausgangssignale der Differenzverstärker bei 1 MHz und 20 MHz	35
Bild 4.15:	Abhängigkeit der Transitfrequenz (2SC3953)	36
Bild 4.16:	SOAR-Diagramm	36
Bild 4.17:	Vortreiber mit Pegelversatz	37
Bild 4.18:	Kennlinie der Emitteschaltung	38
Bild 4.19:	Frequenzgänge der Vortreibertransistoren	39
Bild 4.20:	Zeitsignale der Vortreibertransistoren	40
Bild 4.21:	Kennlinie 2SC3953	41
Bild 4.22:	B-Betrieb und AB-Betrieb.....	41
Bild 4.23:	Komplementär-Darlington-Schaltungen	42
Bild 4.24:	Frequenzgänge der Transistoren der Gate-Treiber.....	42
Bild 4.25:	Verstärkung der Schaltung bis einschließlich Q10/Q11.....	43

Bild 4.26:	Zeitsignale der Treibertransistoren.....	43
Bild 4.27:	Signale der Gegentaktstufe.....	44
Bild 4.28:	Übetragungskennlinien der MOSFETs	46
Bild 4.29:	ESB und Impedanzverlauf einer Piezokeramik.....	47
Bild 5.1:	PCB-Layout.....	48
Bild 5.2:	Strombelastbarkeit der Leiterbahnen	49
Bild 5.3:	Behinderung des HF-Rückstromwegs durch querliegende Schlitze.....	50
Bild 5.4:	Platine des Leistungsgenerators	51

1 EINLEITUNG

Die Gesellschaft für Angewandte Medizinische Physik und Technik mbH (GAMPT) entwickelt Geräte und Versuchsaufbauten, an denen praktische Anwendungen von Ultraschalltechnik in der Medizin, der Physik und der Werkstoffwissenschaft untersucht werden können.

Die Experimente der Kategorie Physik untersuchen die Entstehung, Ausbreitung und Wechselwirkung des Ultraschalls. Im Spektrum der Versuche werden unter anderem Apparaturen zur Durchführung des Debye-Sears-Effekts angeboten.

1.1 DER BEGRIFF ULTRASCHALL UND SEINE ERZEUGUNG

In Analogie zu der Definition des ultravioletten Lichts wird mit Ultraschall jener akustische Bereich bezeichnet, der sich der menschlichen Wahrnehmung aufgrund seiner hohen Frequenzen entzieht. Die obere Grenzfrequenz des hörbaren Bereichs ist zwar individuell verschieden und an das Alter gebunden, üblicherweise spricht man aber von Ultraschall, wenn Frequenzen über 20 kHz vorliegen. Da Schallwellen mechanische Wellen sind, deren Ausbreitung an stoffliche Materie gebunden ist, hängen sowohl die Ausbreitungsgeschwindigkeit, als auch die Dämpfung des Schalls von der Art des Mediums ab. Umgekehrt kann man somit auf die physikalischen Eigenschaften der Medien schließen. Für die Erzeugung von Ultraschall ist es notwendig, die erregende Kraft gleichmäßig auf die strahlende Fläche einwirken zu lassen. Dazu werden elektromechanische Wandler aus piezoelektrischem Material verwendet, die beidseitig mit elektrischen Kontakten versehen werden. Beim Anlegen einer elektrischen Wechselspannung kommt es durch den indirekten piezoelektrischen Effekt zu einer mechanischen Dickenschwingung, die sich im Rhythmus des erzeugten Wechselfeldes ändert. [4][14]

Demnach ist maßgeblich die Größe der ansteuernden Wechselspannung für das dynamische Verhalten der Dickenschwinger, und damit die Erzeugung von Ultraschall, von Bedeutung.

1.2 DEBYE-SEARS-EFFEKT

Debye und Sears zeigten 1932 anhand einer von Ultraschallwellen durchsetzten Flüssigkeit, dass Lichtwellen beim Durchgang durch ein zu hochfrequenten Schwingungen angeregtes Medium eine Beugung erfahren. Dabei wirken die von einer stehenden oder fortlaufenden Ultraschallwelle sich regelmäßig wiederholenden Dichtemaxima und -minima wie die Gitterstriche und Zwischenstellen eines optischen Beugungsgitters. Mit

diesem Effekt kann Ultraschall über die Beugungsbilder (Bild 1.1) des eingestrahlichten Lichts quasi sichtbar gemacht werden. [10]

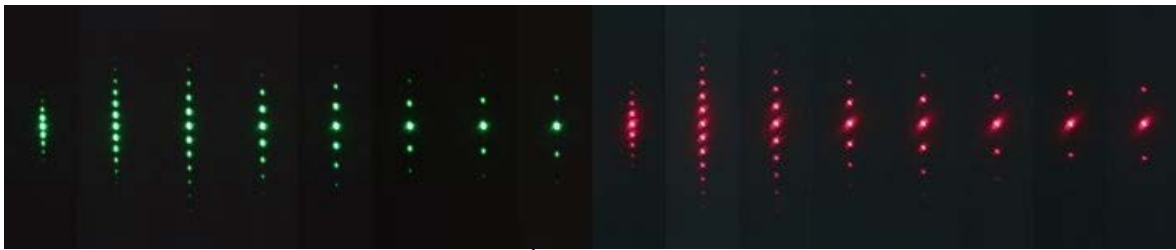


Bild 1.1: Beugungsbilder grüner und roter Laser¹

Die Gitterkonstante des erzeugten Gitters entspricht der Wellenlänge der einwirkenden Ultraschallwelle. Sie kann über die Beugungsbilder des Lichtes eines Laserstrahls bekannter Wellenlänge ermittelt werden. Da die Wellenlänge durch Frequenz und Ausbreitungsgeschwindigkeit definiert wird, kann mit Hilfe des Debye-Sears-Effekts die Schallgeschwindigkeit in einer durchschallten Flüssigkeit mit hoher Genauigkeit bestimmt werden (Bild 1.2). [8]

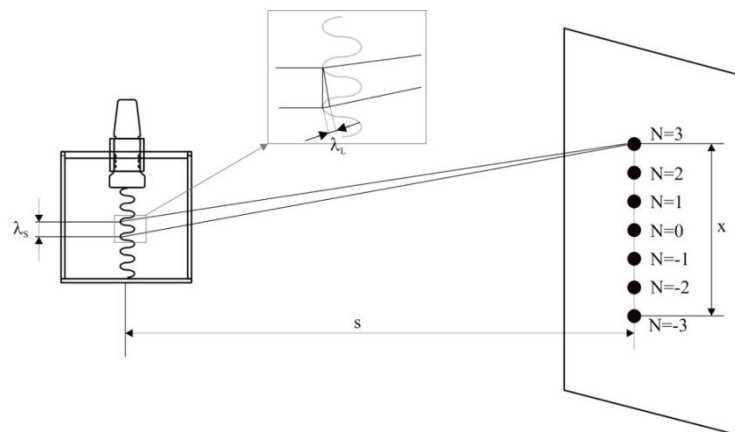


Bild 1.2: Schematische Darstellung des Debye-Sears-Versuchs²

„Sind die Entfernung s zwischen Ultraschallwelle und Beugungsbild, die Anzahl N der Beugungsmaxima, der Abstand x [...], die Schallfrequenz ν und die Wellenlänge λ_L des Laserlichts bekannt, können die Wellenlänge des Schalls λ_S und die Schallgeschwindigkeit c in der Flüssigkeit nach folgenden Formeln berechnet werden“ [8]:

$$\lambda_S = 2N \cdot \lambda_L \frac{s}{x} \quad (1.1)$$

$$c = \lambda_S \cdot \nu \quad (1.2)$$

¹ URL: http://www.gampt.de/content/cms/front_content.php?idcat=85&idart=135&lang=1 [19.11.2013]

² Sound Wave Controller [Benutzerhandbuch]

In dem von GAMPT entwickelten Versuchsaufbau (Bild 1.3) steuert der Sound Wave Controller die Ultraschallsonde an, die eine stehende Welle in der sich in der Probewanne befindlichen Flüssigkeit ausbildet. Durch das Einstrahlen von Licht durch das Lasermodul können die Beugungsbilder an einer angestrahlten Fläche beobachtet werden.

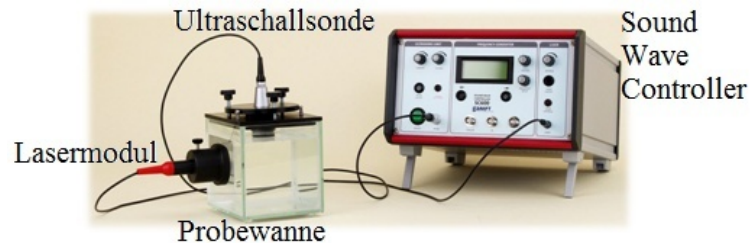


Bild 1.3: Apparaturen³

1.3 PROBLEMAUFRISS

Für die Ansteuerung verschiedener Ultraschallsonden soll auf der Grundlage eines kommerziellen DDS-Funktionsgenerator-Boards ein Ultraschall-Leistungsgenerator für eine Bandbreite von 20 MHz entwickelt werden. Mit Hilfe des DDS-Boards können bei geeigneter Mikrocontroller-Programmierung sinusförmige Signale erzeugt werden. Diese sollen über eine Verstärkerstufe Ausgangssignale von ca. 100 V_{pp} und maximal 1 A bereitstellen. Der Leistungsgenerator soll im geforderten Frequenzbereich ein gleichmäßiges Ausgangsverhalten zeigen. Zum Schutz vor Überlastung der Sonden müssen entsprechende Schutzmaßnahmen zur Strombegrenzung integriert werden.

Für die Realisierung der Ansteuerschaltung stehen eine symmetrische Spannungsquelle mit ±48 VDC sowie Hilfsspannungen mit ±12 VDC zur Verfügung. Das vom Frequenzgenerator kommende Eingangssignal beträgt bei optimalem Abgleich 1 V_{pp}.

Für den Schaltungsentwurf, die Simulation und den Leiterplattenentwurf wird das Programm Altium Designer v.13.1.2 verwendet.

Diese Arbeit soll nicht nur ein Konzept eines Leistungsgenerators, das hohe Spannungen über eine große Bandbreite zulässt, untersuchen. Sie soll auch, wegen dem meist fehlenden Bezug zu praktischen Anwendungen in Lehrbüchern, die Zusammenhänge der ansteuernden und aussteuernden Parameter von Halbleiterbauelementen einerseits mit Hilfe von Diagrammen aus Datenblättern, andererseits am realen Beispiel in berechneten Konfigurationen aufzeigen. Die Einordnung relevanter Simulationsdaten stellt für den mit Simulationssoftware unerfahrenen Entwickler gewisse Hürden dar. Durch Betrachtungen verschiedener Halbleitermodelle soll ein Überblick über die Möglichkeiten und Grenzen einer Simulation geschaffen werden. Die in sich geschlossene Ingenieursarbeit schließt mit kurzer Betrachtung hinsichtlich des PCB-Layouts.

³ URL: http://www.gampt.de/content/cms/upload/web.Versuche/phy11_setup.jpg [19.11.2013]

2 KONZEPTSUCHE

Das Konzept des Leistungsgenerators muss den Anforderungen an hohen Spannungen, hoher Verstärkung und großer Bandbreite gerecht werden. Es existieren zahlreiche Schaltungsvarianten, die die geforderte Leistung über den Bereich von 20 MHz generieren, jedoch mit höheren Ausgangsströmen und infolgedessen kleineren Ausgangsspannungen. Die Eingangssignale differieren in Form und Größe, da die Schaltungen zumeist für andere Anwendungen ausgelegt sind, die Verstärkungseinstellungen entsprechen aus diesem Grund nicht dem benötigten Faktor. Es soll dennoch ein vorhandenes Konzept genutzt werden, das auf die entsprechenden Anforderungen modifiziert wird.

2.1 PRINZIP EINES INTEGRIERTEN HF-VERSTÄRKERS

Um eine Orientierung über die allgemeine Ausführungsweisen von Hochfrequenz-Verstärkern zu erhalten, soll zunächst Bild 2.1 aus [27] dienen.

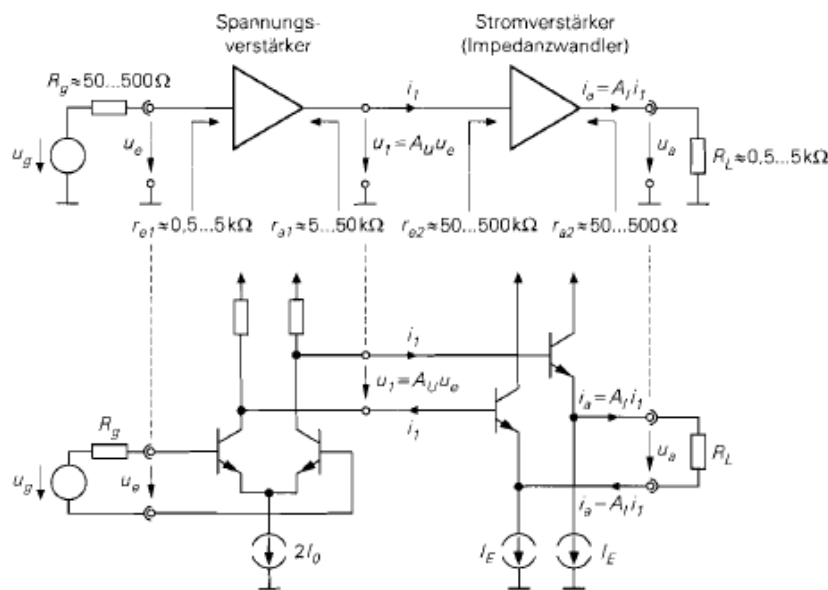


Bild 2.1: Prinzip und Ausführung eines integrierten HF-Verstärkers

Es wird als Eingangselement ein Differenzverstärker zur Spannungsverstärkung mit anschließenden Kollektorschaltungen für die Stromverstärkung im Sinne eines Leistungs-OPV eingesetzt.

Darauf aufbauend konnte die Suche nach einer geeigneten Schaltung erfolgen. In dem Fachmagazin Elektor steht mit dem HEXFET-Amplifier eine bewährte Anordnung zur Verfügung, die zwar für niederfrequente Audioanwendungen spezifiziert wurde, aber dennoch eine gute Ausgangslage bietet und eine ähnliche Struktur wie der HF-Verstärker aufweist.

2.2 PRINZIP DES HEXFET-MEDIUM-POWER-AMP

HEXFET ist ein Terminus des Herstellers International Rectifier und bezeichnet die Produktlinie der Leistungs-MOSFETs. Der Ausdruck ist auf die Chip-Struktur (Bild 2.3) zurückzuführen. Die Geometrie, bestehend aus hexagonalen Zellen (Honigwabem-Muster), sorgt zusammen mit dem angewandten MOS-Prozess für einen niedrigen Leitungswiderstand des FETs. [17]

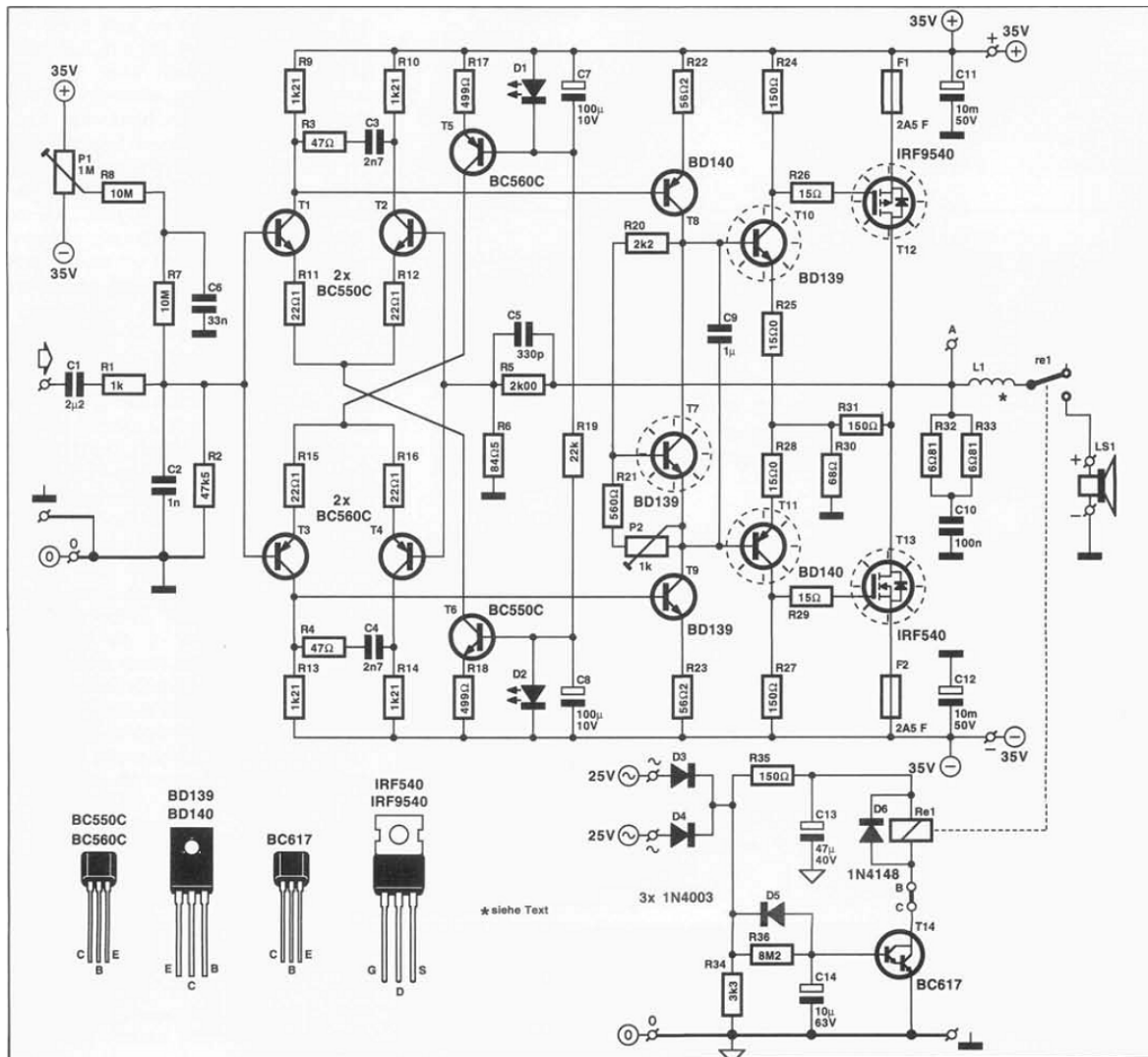


Bild 2.2: Schaltplan des HEXFET-Leistungsverstärkers⁴

Wie auch in Bild 2.1 wird das Eingangssignal über Differenzverstärker entsprechend der Dimensionierung der Emitter- und Kollektorwiderstände verstärkt. Für die Gleichstromeinstellung dienen Konstantstromquellen, die Verstärkungseinstellung wird über eine Gegenkopplung bestimmt. Die Kollektorsignale der Differenzverstärker gelangen zu einer Treiberanordnung, die ausreichend Ströme der MOSFET-Gegentaktendstufe bereitstellt. Da die MOSFETs über verschiedene Potentiale angesteuert

⁴ Elektor, 12/1993, S.8

werden müssen, ist die Schaltung symmetrisch, also mit zwei Signalpfaden für je eine Sinus-Halbperiode, ausgeführt.

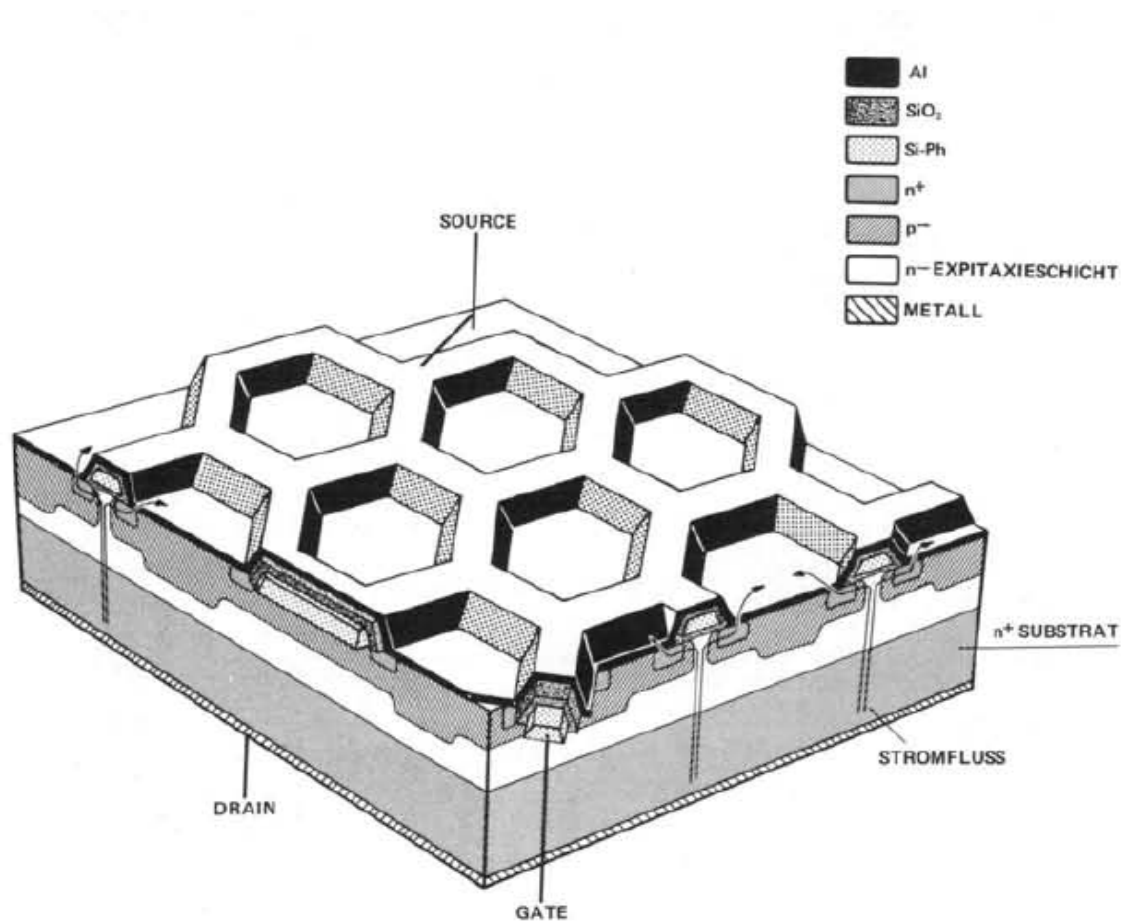


Bild 2.3: Chipstruktur der HEXFETs⁵

2.3 PRINZIP DES ULTRASCHALL-LEISTUNGSGENERATORS

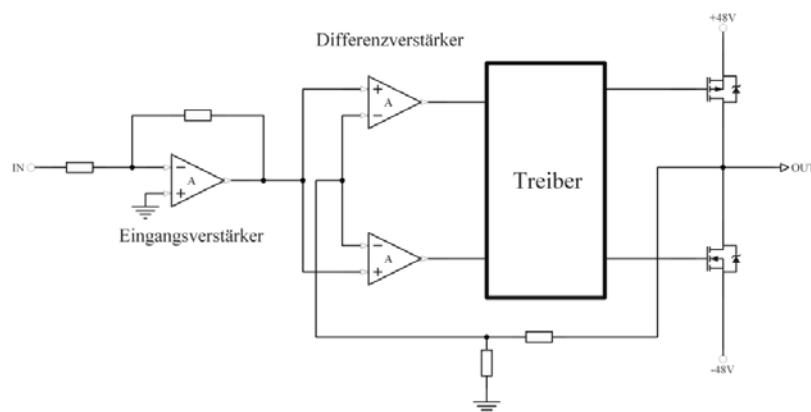


Bild 2.4 Schematische Darstellung des Leistungsgenerators

⁵ Elektor, 12/1993, S.9

Da die Grenzfrequenz von Bipolartransistoren gemäß Formel (2.1) im wesentlichen von der Verstärkung β abhängt, soll die hohe Verstärkungsforderung von 40 dB über mehrere Stufen erbracht werden.

$$f_g = \frac{f_T}{\beta} \quad (2.1)$$

So soll das kleine Eingangssignal zunächst über eine integrierte Lösung (Bild 2.4) vorverstärkt werden. Ein IC bietet den Vorteil, dass durch relativ geringen Aufwand gute Ergebnisse erzielt werden können. Nachteilig ist, dass ein IC, auch bei guter äußerer Beschaltung, einzig in vorgegebenen Grenzen arbeiten kann. Aus diesem Grund sollen die nachfolgenden Stufen des Leistungsgenerators diskret aufgebaut werden. Die Realisierung der Differenzverstärker wird als unkritisch erachtet. Restriktionen bezüglich der Bandbreite wie beispielsweise die Kombination R1/C2 am Eingang (Bild 2.2) finden hier keine Verwendung. Die Ausführung der Treiberstufe wird jedoch als schwierig eingeschätzt, da neben hoher Spannung auch genügend Strom zur Verfügung stehen soll. Mit höher werdenden Forderungen an die umzusetzende Leistung geht allerdings eine geringere Transitfrequenz einher. Die Transistoren aus dem HEXFET-Power-Amp sind für diesen Zweck ungeeignet; eine neue Bauteilwahl muss getroffen werden. Die beiden MOSFETs in der Endstufe sollten im Idealfall komplementär zueinander und für Linearbetrieb ausgelegt sein. Im Rahmen eines Praktikums wurde eine Schaltung (Anlage 1) konzipiert und hinsichtlich der Ausgangsspannung und des Frequenzgangs durch eine Schaltungssimulation analysiert.

3 SIMULATION IN ALTIUM

Altium bietet dem Anwender das integrierte Tool MixedSim zur Schaltungssimulation auf Grundlage der SPICE-Syntax. Es soll mit einer Schaltungssimulation eine Aussage über das Verhalten der Schaltung getroffen und anschließend ausgewählte Spice-Modelle in ihrem Umfang und Wirkungsweisen betrachtet werden.

3.1 SIMULATION DES LEISTUNGSGENERATORS

Die Simulation kann bei der Entwicklung von Schaltungen Zeit und Kosten sparen. Voraussetzung für ein späteres einwandfreies Funktionieren ist jedoch, dass die implementierten Bauelemente hinreichend genau nachgebildet worden sind. Die Kenntnisse des Entwicklers im Umgang mit den entsprechenden Programmen und verwendeten Bauteilen entscheiden damit den Aufwand. Die Simulatoren bieten diverse Analyseverfahren.

Die ‚AC Small Signal Analysis‘ zeigt die Übertragungsfunktion der Schaltung in einem vorher definierten Frequenzbereich. Das Programm berechnet zuerst einen DC-Arbeitspunkt und entwirft darauf aufbauend ein linearisiertes Kleinsignalmodell für alle nichtlinearen Bauteile. Demnach bietet dieses Verfahren nur bei kleinen Signalen eine hinreichende Genauigkeit. In Kombination mit der ‚Transient Analysis‘ können Aussagen zu den tatsächlichen Signalgrößen gemacht werden.

Die in Anlage 1 gezeigte Schaltung ist ein erster Entwurf eines Leistungsgenerators für die Verifizierung der Durchführbarkeit des Konzepts durch einen Simulator. Gemäß der Simulation (Bild 3.1) erbringt das Schaltungskonzept die hohe Verstärkung über die gewünschte 20-MHz-Bandbreite. Eine Transientenanalyse wurde bei einer Frequenzeinstellung von 20 MHz vorgenommen und zeigt Ausgangssignale, die bei 80 V_{PP} in der 3-dB-Grenzfrequenz liegen. Zu diesem Zeitpunkt wurde das Schaltungskonzept als tauglich bewertet. Die Funktionsweise der einzelnen Stufen und Ausführungen zur Dimensionierung, sowie Beschreibungen des physikalischen Verhaltens werden in Kapitel 4 erläutert.

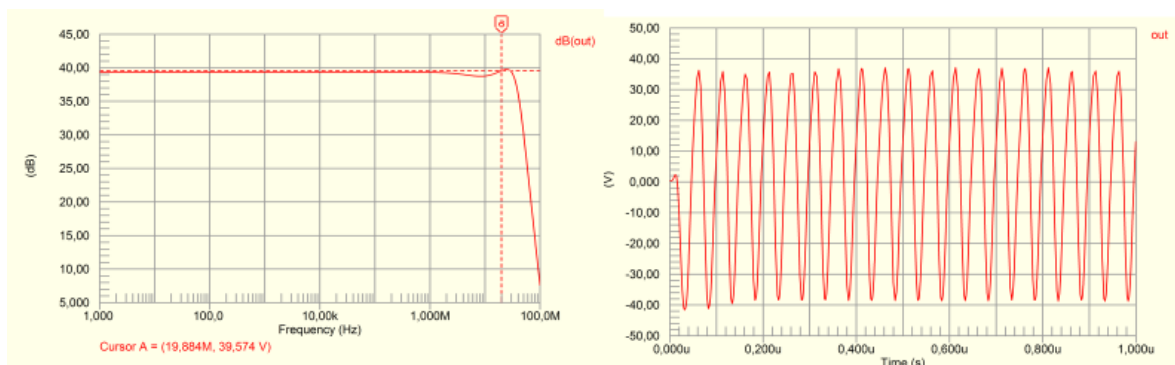


Bild 3.1: Frequenzgang und Transientenanalyse

3.2 HALBLEITER-MODELLE

3.2.1 BIPOLARTRANSISTOREN

Der für die Beschreibung eines Bipolartransistors einfachste Entwurf ist das Ebers-Moll-Modell, das die Kernstruktur für alle weiteren Modelle aufstellt. Es bildet zwei benachbarte pn-Übergänge mit zwei stromgesteuerten Stromquellen und beschreibt über nur drei Parameter das grundlegende Strom-Spannungs-Verhalten. Das Injektionsmodell nach Ebers-Moll (Bild 3.2) stellt im Gegensatz zum Transportmodell die Ladungsträgerinjektion an den pn-Übergängen in den Vordergrund.

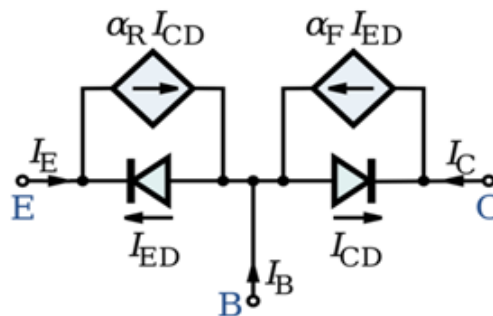


Bild 3.2: Ebers-Moll-Modell (Injektionsmodell)⁶

Die Ebers-Moll-Gleichungen ergeben sich zu:

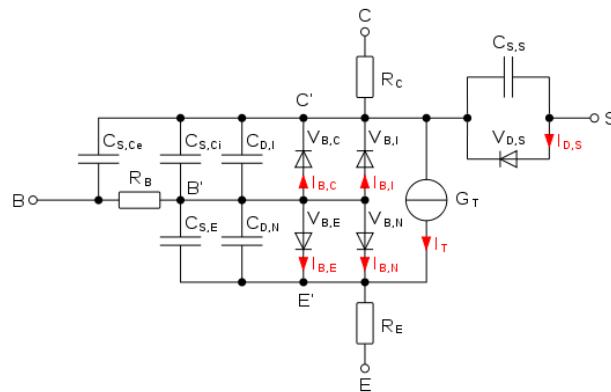
$$I_E = \alpha_R I_{CD} - I_{ED} \quad (3.1)$$

$$I_C = \alpha_F I_{ED} - I_{CD} \quad (3.2)$$

$$I_B = I_{ED}(1 - \alpha_F) + I_{CD}(1 - \alpha_R) \quad (3.3)$$

Die für die Berechnungen benötigten Parameter $\alpha_R, \alpha_F, I_{ED}, I_{CD}$ spezifizieren damit das Modell. Mit der Kenntnis, dass sich die Emitter- und Kollektor-Diodenströme in eine Beziehung mit dem Sättigungsstrom I_S setzen lassen, vereinfacht den Parametersatz. SPICE benutzt an Stelle des Injektionsmodells eine erweiterte Form, das Transportmodell. Neben einer Änderung in der Notation besitzt das Transportmodell nur noch eine Stromquelle; der durch die Basiszone fließende Transportstrom tritt separat auf. Damit weitere Effekte berücksichtigt werden, muss das Transportmodell um zusätzliche Dioden zur Modellierung von Leckströmen ausgebaut werden. Drei Bahnwiderstände zur vollständigen Beschreibung des statischen Verhaltens, sowie die Beschreibung des dynamischen Verhaltens durch Sperrschicht- und Diffusionskapazitäten führen zu dem für die Schaltungssimulation vollständigen Modell eines Transistors (Bild 3.3).

⁶ Vgl. URL: foter.com/photo/ebers-moll-model-schematic-npn [19.11.2013]

Bild 3.3: Gummel-Poon-Modell⁷

Der wesentliche Unterschied des Spice-Gummel-Poon-Modells (SGP) zu den Vorgängermodellen ist, dass mit Ladungseffekten die Ladungssteuerung, die stromabhängige Stromverstärkung, Rekombinationseffekte und der Early-Effekt berücksichtigt werden [24]. In der Tabelle 3.1 ist der grundsätzliche Modellaufbau eines Bipolartransistors zu sehen.

Tabelle 3.1: SPICE-Bipolartransistor⁸

Modellform	.MODEL <model name> NPN [model parameters] .MODEL <model name> PNP [model parameters] .MODEL <model name> LPNP [model parameters]
Allgemeine Form	Q<name> < collector node> <base node> <emitter node> + [substrate node] <model name> [area value]
Beispiel	Q1 14 2 13 PNPNO Q13 15 3 0 1 NPNSTRONG 1.5 Q7 VC 5 12 [SUB] LATPNP

Sind Parameter nicht angegeben, handelt PSpice nach drei unterschiedlichen Prinzipien: Es wird ein Standardwert verwendet, der Parameter wird zu Null gesetzt oder der Parameter wird zu Unendlich gesetzt. Gibt es keine Default-Vorschrift wird auf das einfachere Ebers-Moll-Modell zurückgegriffen. [27]

Das Gummel-Poon-Modell ist vom Ansatz her ein Transportmodell, das bedeutet, dass die idealen Transferströme Vorwärts (I_F) und Rückwärts (I_R) die Bezugsströme im Modell sind. Bei Anlegen einer positiven Steuerspannung U_{BE} entsteht der Vorwärts-Transferstrom, welcher wie folgt determiniert ist:

$$I_F = I_S (e^{\frac{U_{BE}}{N_F \cdot U_T}} - 1) \quad (3.4)$$

⁷ URL: <http://upload.wikimedia.org/wikipedia/commons/9/92/Gummel-Poon-Modell.svg> [19.11.2013]

⁸ Pspice Reference Guide, 2000, S.203

Dabei ist I_S der Sättigungsstrom, NF der Vorwärts-Emissionsfaktor und U_T die Temperaturspannung. Analog wird der Rückwärts-Transferstrom definiert:

$$I_R = I_S \left(e^{\frac{U_{BC}}{NR \cdot U_T}} - 1 \right) \quad (3.5)$$

mit dem Modellparameter NR (Rückwärts-Emissionsfaktor). [2]

Folglich ist der Sättigungsstrom I_S bei Anlegen einer gegebenen Steuerspannung ein zentraler Parameter des Modells. Die Faktoren NF und NR bestimmen den Anstieg der Transferstromkennlinien. Mit diesen Bezugsgrößen lässt sich ein Großteil der für die Simulation relevanten Daten ermitteln. Die Grenzen des Gummel-Poon-Modells zeigen sich in fehlenden Beschreibungen für Hochstromeffekte, BC-Durchbruchseffekte und unzureichenden Temperaturbeschreibungen. [26]

Es existieren Erweiterungen des Gummel-Poon-Modells, wie VBIC (**V**ertical **B**ipolar **I**nter **C**ompany), MEXTRAM (**M**ost **E**Xquisite **T**ransistor **M**odel) oder HICUM (**H**igh **C**urrent **M**odel), die trotz höherer Präzision das SGP als Standardmodell nicht ablösen konnten. Neben der einfachen Parameterextraktion ist das SGP-Modell auch in den meisten und zudem kostenlosen Schaltungssimulatoren implementiert und zeigt aufgrund seiner geringen Komplexität kurze Simulationszeiten. VBIC bietet zwar eine gute Alternative, diesem Modell fehlt es trotz erhöhtem Parametersatz an Genauigkeit. Der Aufwand bei dem MEXTRAM-Modell ist durch teilweise sehr komplizierte Gleichungen hoch. HICUM ermöglicht eine gute Beschreibung des physikalischen Verhaltens, bedingt allerdings erhöhten Parameterextraktions- und Simulationsaufwand. [26]

3.2.2 MOSFETs

In der Kategorie der MOSFETs existieren zahlreiche Varianten zur Beschreibung der Funktionsweise. Je nach Anwendungsfall muss eins der zur Verfügung stehenden Modelle gewählt werden. Die Simulationen können dabei komplett unterschiedlich ausfallen. In der Tabelle 3.2 sind die grundsätzlichen Parameter eines MOSFET-Simulationsmodells gelistet, die den Aufbau verdeutlichen sollen.

Tabelle 3.2: SPICE-MOSFET-Modell⁹

Modellform	.MODEL <model name> NMOS [model parameters] .MODEL <model name> PMOS [model parameters]
Allgemeine Form	M<name> <drain node> <gate node> <source node> + <bulk/substrate node> <model name> + [L=<value>] [W=<value>] + [AD=<value>] [AS=<value>] + [PD=<value>] [PS=<value>] + [NRD=<value>] [NRS=<value>] + [NRG=<value>] [NRB=<value>]

⁹ Pspice Reference Guide, 2000, S.172

Allgemeine Form + [M=<value>] [N=<value>]

Beispiel

```
M1 14 2 13 0 PNOM L=25u W=12u
M13 15 3 0 0 PSTRONG
M16 17 3 0 0 PSTRONG M=2
M28 0 2 100 100 NWEAK L=33u W=12u
+ AD=288p AS=288p PD=60u PS=60u NRD=14 NRS=24 NRG=10
```

Die Typenbezeichnung (*N/P*)MOS klassifiziert das Simulationsmodell als N-bzw. P-Kanal-MOSFET. Zusammen mit den folgenden Modellparametern wird die Grundlage für die angewandten Gleichungen gebildet. An dieser Stelle noch nicht aufgezeigt ist der *LEVEL*-Parameter, der das zu benutzende MOSFET-Modell selektiert. Die unterstützten Modelle sind in der nachfolgenden Tabelle für drei geläufige Programme angegeben:

Tabelle 3.3: Modellübersicht

Level	PSPice	LTSpice v4.19e	MixedSim
1	Shichman-Hodges	Shichman-Hodges	Shichman-Hodges
2	MOS2	MOS2	MOS2
3	MOS3	MOS3	MOS3
4	BSIM	BSIM	BSIM
5	EKV	BSIM2	BSIM2
6	BSIM3 v2.0	MOS6	MOS6
7	BSIM3 v3.0	-	BSIM3 v.3.0
8	-	BSIM 3	EKV 2.6
9	-	BSIMSOI3.2	-
12	-	EKV2.6	-
14	-	BSIM4.6.1	-
73	-	HiSIMVH	-

Augenfällig ist, dass sich nicht nur der Umfang implementierter Modelle zwischen den Spice-Programmen unterscheidet, sondern auch die Modellauswahl über unterschiedliche Level-Definitionen getroffen wird. Konkret ist damit gemeint: Soll die Berechnung des physikalischen Verhaltens in der Simulation beispielsweise auf Grundlage des BSIM3-Modells erfolgen, dann ist in PSpice und MixedSim die Auswahl über *LEVEL=7*, in LTSpice mit *LEVEL=8* und in Star-HSpice mit *LEVEL=47* vorzunehmen. HSpice soll aufgrund des großen Angebots an Modellen (17) hier nicht weiter betrachtet werden [21]. Je nach Anwendung muss eine geeignete Modell-Auswahl getroffen werden, jedoch mit Blick auf die Modellvielfalt und ohne Kenntnis über die Modell-Konzepte, fällt diese Wahl schwer. Aus diesem Grund sollen die in MixedSim integrierten Modelle kurz beleuchtet werden.

Level 1

Das Shichman-Hodges-Modell findet seinen Einsatz hauptsächlich bei größeren digitalen Schaltanwendungen. Die Vorteile äußern sich in geringen Simulationszeiten und relativ hoher Genauigkeit im Bezug auf das Zeitverhalten der Schaltung. Für die Berechnung präziser analoger Signalformen ist das LEVEL-1-Modell jedoch unbrauchbar [21]. Die Gleichungen für den Drainstrom I_{ds} ergeben sich für den Sperrbereich (3.6), den Linearbereich (3.7) und den Sättigungsbereich (3.8) zu:

$$I_{ds} = 0.0 \quad (3.6)$$

$$I_{ds} = KP \cdot \frac{W_{eff}}{L_{eff}} \cdot (1 + LAMBDA \cdot v_{ds}) \cdot \left(v_{gs} - v_{th} - \frac{v_{ds}}{2} \right) \cdot v_{ds} \quad (3.7)$$

$$I_{ds} = \frac{KP}{2} \cdot \frac{W_{eff}}{L_{eff}} \cdot (1 + LAMBDA \cdot v_{ds}) \cdot \left(v_{gs} - v_{th} \right)^2 \quad (3.8)$$

Erkennbar ist, dass bereits bei dem einfachen Shichman-Hodges-Modell die Berechnungen recht umfangreich werden. Die effektive Kanallänge und -breite (L_{eff} und W_{eff}) müssen ebenso wie die Threshold-Spannung (v_{th}) über weitere Formeln ermittelt werden. Bei den Modellen höherer Ordnung nimmt die Betrachtung der Funktionsweise ein nicht triviales Ausmaß an. Aus diesem Grund, und weil die Herleitungen bereits gut dokumentiert sind [21], sollen für die folgenden MOSFET-Modelle keine Betrachtung hinsichtlich der Berechnungen vorgenommen werden.

Level 2, 3

MOS2 und MOS3 sind Erweiterungen bzw. Modifizierungen des Shichman-Hodges-Modells. Erstgenanntes ist ein analytisches Modell, um die Effekte bei kleinen Kanallängen zu erfassen. MOS3 ist ein halbempirisches Modell, gilt für sehr kleine Geometrien und wurde aufgrund der besseren rechnerischen Effizienz bei gleicher Genauigkeit gegenüber Level-2 entwickelt. Beide berücksichtigen Sekundäreffekte wie Kanallängenmodulation, Unterschwellen-Effekt, Sättigungsgeschwindigkeit, Kurzkanal- und Schmalkanal-Effekte und ladungsgesteuerte Kapazitäten. [19][21]

Level 4, 5, 7

Mit dem BSIM-Modell ist es möglich, das Verhalten von Kurzkanal-MOSFETs detaillierter darzustellen. Die BSIM-Modellfamilie sollte dann eingesetzt werden, wenn die Signale akkurat, also beispielsweise bei analogen Signalen, berechnet werden sollen [21]. Der Compact Model Council (CMC) empfiehlt den Einsatz der BSIM-Modelle ab Version 3. Die Entwicklung neuer Versionen ist deshalb notwendig, da sich mit fortschreitender MOSFET-Generation der Herstellungsprozess verbessert und immer kleinere Geometrien

der Bauelemente zulässt. Damit ändern sich die Berechnungsvorschriften, wodurch alte Modelle inkorrekte Ergebnisse liefern würden.

BSIM1 und 2 können allerdings Fehler im Simulationsprogramm mit der Meldung ‚timestep too small‘ hervorrufen. Dabei wird ein negativer GDS-Wert (channel length modulation equation sector) generiert, welcher zur Oszillation und Ausgabe des entsprechenden Fehlers führt. Durch Setzen des Werts X3MS=0 kann ein negativer GDS-Wert auf Kosten der Genauigkeit im linearen Bereich umgangen werden. Weiterhin ist bei BSIM1/2 eine Angabe aller benötigten Parameter zwingend notwendig, da es keine Default-Werte für nicht spezifizierte Größen enthält und demnach zu einer Fehler-Ausgabe führt. [21]

BSIM3 v.3 gilt als erstes Modell, welches vom CMC als Industrie-Standard empfohlen wurde und eignet sich im digitalen, analogen, sowie im RF-Schaltungsdesign.

Level 6

Das MOS6-Modell von T.Sakurai und A. R. Newton schließt die Lücke zwischen dem einfachen Shichman-Modell und den präziseren Modellen wie BSIM. Es ist vor allem für die Simulation von Logik-Signalen, also hauptsächlich Simulationen in denen das Zeitverhalten von Interesse ist, geeignet. [23]

Level 8

Das EKV-Modell ist auf den grundlegenden physikalischen Eigenschaften der MOS-Struktur aufgebaut und eignet sich für die Simulation kleiner analogen Spannungen und Ströme, sowie gemischte analog-digitale Schaltungen. [6]

Ein Vergleich hinsichtlich der Leistungsfähigkeit verschiedener MOSFET-Modelle ist in Bild 3.4 aus [3] dargestellt. Das Shichman-Hodges-Modell (MOS1) schneidet erwartungsgemäß am schlechtesten in allen Kategorien ab. Ausreichende Ergebnisse sind erst mit den BSIM-Modellen zu erwarten, wobei BSIM3 v3 die besten Resultate liefert. Zu sehen sind auch die Entwicklungen hinsichtlich des Herstellungsprozesses. Während MOS1 dazu verwendet wurde Kanallängen von 5µm nachzubilden, ermöglicht 37 Jahre später die Entwicklung des BSIM3-Modells mit 0.15µm Kanallänge viel geringere Abmessungen.

Model	Minimum L (µm)	Minimum Tox (nm)	Model Continuity	Id Accuracy in Strong Inversion	Id Accuracy in Subthreshold	Small signal parameter	Scalability
MOS1	5	50	POOR	POOR	NOT MODELED	POOR	POOR
MOS2	2	25	POOR	POOR	POOR	POOR	FAIR
MOS3	1	20	POOR	FAIR	POOR	POOR	POOR
BSIM1	0.8	15	FAIR	GOOD	FAIR	POOR	FAIR
BSIM2	0.35	7.5	FAIR	GOOD	GOOD	FAIR	FAIR
BSIM3v2	0.25	5	FAIR	GOOD	GOOD	GOOD	GOOD
BSIM3v3	0.15	4	GOOD	GOOD	GOOD	GOOD	GOOD

Bild 3.4: Performance-Vergleich der MOSFET-Modelle

3.3 SIMULATIONSVERGLEICH DER MOSFET-LEVEL

Mit den gewonnenen Kenntnissen über die Halbleitermodelle werden nachfolgend die Ergebnisse bei Einstellungen der verschiedenen MOSFET-Levels bei einer Frequenz von 20 MHz untersucht. Das Simulationsergebnis aus Bild 3.1 entspricht dem vom Hersteller, in diesem Fall International Rectifier, voreingestellten Level-Wert 1. In der Modell-Datei (in Altium Designer *.ckt-Files) werden durch Ändern des Level-Parameters die verschiedenen Modelle selektiert.

Die Resultate des MOS2-, MOS3- und EKV-Modells (Bild 3.5) haben sich nicht merklich zum Shichman-Hodges-Modell unterschieden. Weder bei der AC- und Transientenanalyse noch in der Dauer der Simulationszeiten konnten wesentliche Abweichungen festgestellt werden.

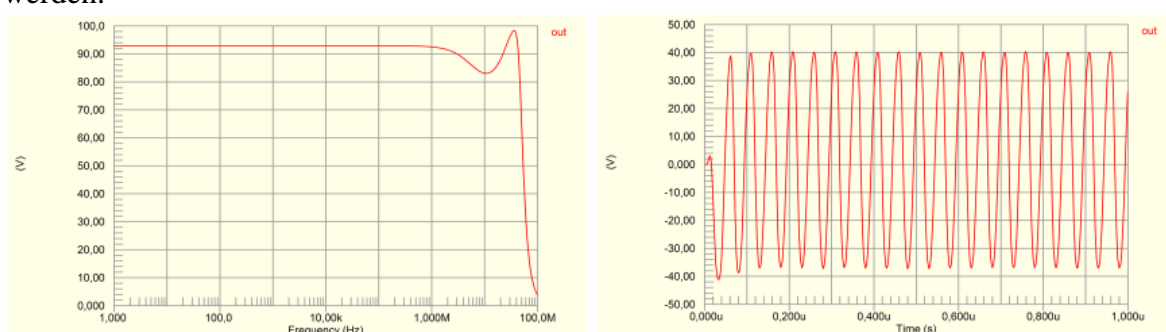


Bild 3.5: Frequenzgang und Ausgangssignal mit dem EKV-Modell

Das Starten der Simulation mit eingestelltem BSIM1-Modell antwortete mit einer Fehlermeldung, welche nicht umgangen werden konnte. BSIM2 (Bild 3.6) zeigt nun deutliche Veränderungen. Einerseits liegt die Grenzfrequenz mit ca. 3 MHz tiefer, andererseits zeigen die Ausgangssignale, auch bei niedrigen Frequenzen Einstellungen, einen wesentlich kleineren Spannungshub. Die Auswahl des MOS6-Modells führte zu einer Änderung, die sich in einer kleiner ausfallenden Ausgangsspannung bei ähnlichem Frequenzgang wie bei BSIM2 äußerte.

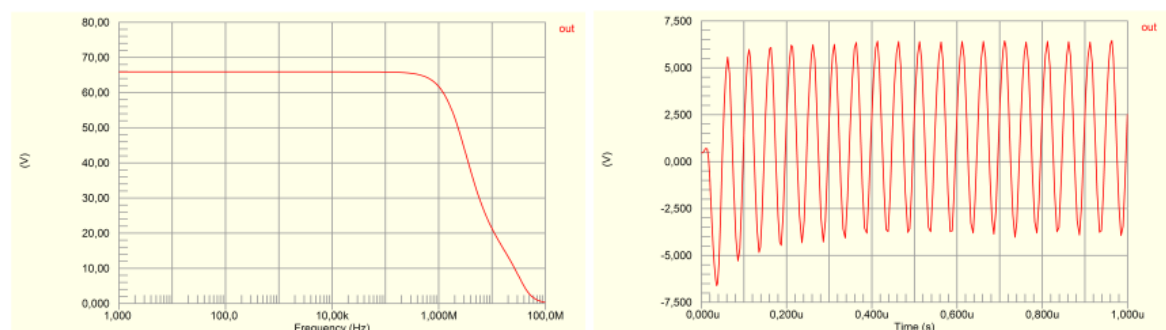


Bild 3.6: Frequenzgang und Ausgangssignal mit dem BSIM2-Modell

Das vom CMC empfohlene BSIM3-Modell (Bild 3.7) zeigt einen kleineren linearen Frequenzbereich, die 3-dB-Grenzfrequenz liegt zwischen 2 und 3 MHz. Der

Überschwinger fällt vergleichsweise größer aus. Die Ausgangsspannung liegt in einem Bereich von -1 V bis 4 V und weist Verzerrungen in der negativen Signalhalbperiode auf.

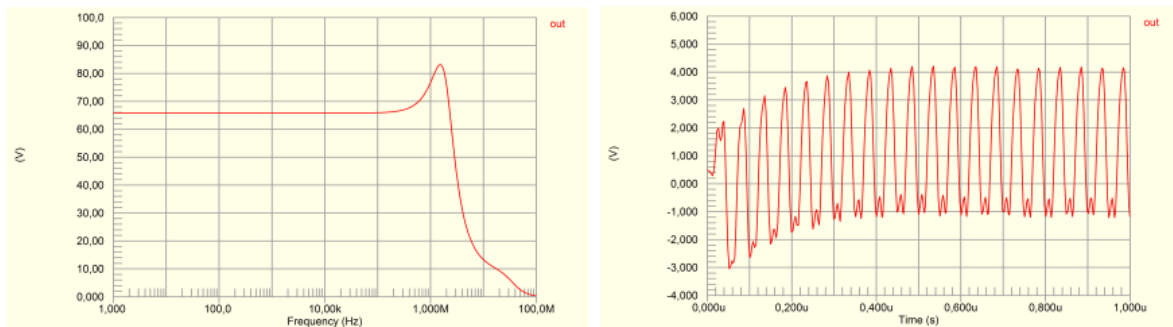


Bild 3.7: Frequenzgang und Ausgangssignal mit dem BSIM3-Modell

Unter den zur Verfügung stehenden Modellen gelten für die Simulation in analogen Applikationen das BSIM3- und EKV-Modell als aussagekräftig. Die Ergebnisse beider Modelle fallen indes sehr unterschiedlich aus. Beim Testen der Level 5 bis 7, also auch BSIM3, wurden Fehler wie ‚unrecognized parameter‘ und ‚unsupported parameter‘ ausgegeben. Laut [22] benötigt BSIM3v3 für das korrekte Nachbilden 180 Parameter, welche bei den vorhandenen Modellen von IRF bei weitem nicht gegeben waren. Das EKV-Modell hingegen arbeitete fehlerfrei, erbrachte aber ähnliche Resultate wie das einfache Shichman-Hodges-Modell. Über die Aussagekraft der unterschiedlichen Modelle kann in diesem Fall kein Urteil gefällt werden. Erst durch das manuelle Vervollständigen der Parametersätze wäre eine Einschätzung sinnvoll, würde aber ein erhebliches Studium der Modelle bedingen und soll nicht Schwerpunkt dieser Arbeit sein. Die Nähe der Ergebnisse des EKV-Modells zu Level 1 erscheint ungewöhnlich, ist doch der Einsatzzweck für beide Modelle ein anderer. Eine sichere Auskunft über das reale Verhalten der Schaltung kann somit nicht gegeben werden.

Für die praktische Umsetzung des Projekts war die Verschiedenheit der MOSFET-Modelle noch nicht bekannt und erfolgte auf den Annahmen der Resultate auf Level 1. In dem folgenden Kapitel werden die Stufen des Verstärkers einzeln betrachtet und die tatsächlichen Ergebnisse mit den Simulationen verglichen. Erst dann ist eine Aussage über die Zuverlässigkeit der Schaltungssimulation valid.

4 SCHALTUNGSANALYSE

Um genauere Erkenntnisse über das Aussteuerungsverhalten der Schaltung zu erhalten, wurde anfangs ein Aufbau auf Lochraster realisiert. Hier spielten u.a. kapazitive Effekte hinein die kaum zu handhaben waren. Dennoch wird dieser erste Aufbau als nützlich erachtet und einige Änderungen wurden getätigt. Es folgte eine kleine Umgestaltung des Konzepts, neue Bauteile wurden ausgewählt und schließlich konnte die Erstellung eines PCB-Layouts in Altium Designer vorgenommen werden.

Die Schaltungsanalyse begründet nun die Dimensionierung und Funktionsweise der Schaltung. Es wird auf Probleme hinsichtlich des Frequenzbereichs hingewiesen und mit der Schaltungssimulation verglichen. Der Schaltplan ist in Anlage 2 einsehbar.

4.1 EINGANGSVERSTÄRKER

Für die Signalerzeugung wird ein kommerzielles DDS-Modul verwendet, das laut Datenblatt bei optimalem Abgleich eine Sinusspannung von $1 V_{PP}$ über die gewünschte Bandbreite bereitstellt. Der Ausgangswiderstand des Frequenzgenerators wurde dem beigelegten Schaltplan entnommen und ist auf 50Ω normiert. Die Aufgabe des Eingangsverstärkers ist also einerseits die Bereitstellung größerer Signalamplituden, andererseits auch die Anpassung an das Frequenzboard. Im ersten Lochrasteraufbau wurde der AD844 von Analog Devices für diesen Zweck eingesetzt, zeigte aber eine Grenzfrequenz um 10 MHz. Aus diesem Grund sollte noch ein weiterer Operationsverstärker zum Vergleich herangezogen werden. In die engere Auswahl kamen der THS3091 und der LM7171 von Texas Instruments. Da letztgenannter dieselbe Pin-Anschlussbelegung und Gehäuseform wie der AD844 besitzt und zudem bei GAMPT mbH noch vorrätig war, wurde jener gewählt. Vermutet wurde, dass der Lochrasteraufbau Tiefpässe in den Signalleitungen erzeugt und somit Aussagen zum Frequenzverhalten erst mit einem Leiterplattenentwurf gültig sind. Für den Aufbau wurde eine Fassung vorgesehen, worüber der Austausch der Operationsverstärker problemlos vorgenommen werden konnte. Für die Betriebsspannungen standen zwei Labornetzteile VLP-2403-Pro von Voltcraft zur Verfügung. Das Signal für den Testaufbau wurde von einem HAMEG HMF2525 erzeugt, welches ebenfalls die normierte Ausgangsimpedanz von 50Ω aufweist. Die Dämpfung des vom HMF2525 erzeugten Signals liegt bei 20 MHz mit $-2,5$ dB im Soll-Bereich. Für die Messung wurde ein RG58-Kabel verwendet, welches 127 pF in die Signalleitung einbringt. Die Dämpfung sollte also real deutlich geringer ausfallen. Als Messgerät wurde ein Digitalspeicheroszilloskop TDS 2004C der Firma Tektronix eingesetzt.

Das Bild 4.1 zeigt den Aufbau des Eingangsverstärkers. Es werden zwar Labornetzteile eingesetzt, denen auch durch Messungen keine Spannungsspitzen nachgewiesen werden konnten, dennoch sind in den Leitungen der Betriebsspannungen vorsichtshalber jeweils

4,7 Ω und 0,22 μF vorgesehen. Der Betriebsmodus wurde mit der Wahl des invertierenden Eingangs festgelegt. Die gegengekoppelte Verstärkung oder ‚Closed-Loop-Gain‘ wird über das Widerstandsverhältnis $-R_2/R_1$ bzw. in diesem Fall $-Res2/(Rn1||R1)$ eingestellt. Mit 500 Ω und zwei parallel geschalteten 100 Ω Widerständen ergibt sich somit eine Gain-of-10-Configuration, also eine Verstärkung von 20 dB.

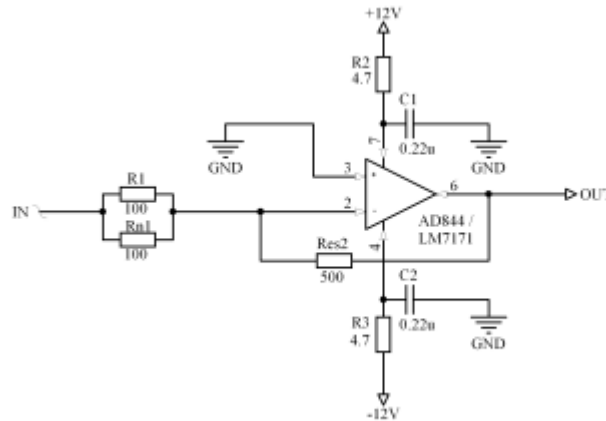


Bild 4.1: Beschaltung des Eingangs-OPV

Nachfolgend sollen spezifische Parameter für die in der Auswahl stehenden OPV betrachtet und damit die gewählte Anordnung begründet werden. Beide Modelle vertragen Betriebsspannungen bis zu $\pm 18\text{ V}$ und sind für einen Temperaturbereich von -40°C bis $+85^\circ\text{C}$, was dem industriellen Standard entspricht, ausgelegt. Der AD844 bietet laut Datenblatt eine Eingangsimpedanz von 50 Ω / 2 pF am invertierenden Eingang und 10 M Ω / 2 pF am nichtinvertierenden Eingang. Im LM7171 sind die Eingangswiderstände in der Kategorie *Common Mode Input Resistance*, also die Impedanz von jedem Eingang nach Masse, mit 40 M Ω angegeben. Der Ausgangswiderstand beträgt unter Leerlauf-Bedingungen bei beiden Typen 15 Ω . Die Slew Rate liegt beim Modell von Texas Instruments bei maximal 4100 V/ μs , beim AD844 um 2000 V/ μs . Die Slew Rate determiniert wie schnell sich die Spannung ändern kann und ist im Grunde von zwei Größen abhängig.

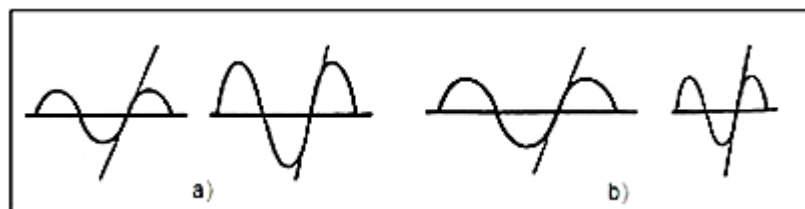


Bild 4.2: Abhängigkeiten der Slew Rate

Im Bild 4.2 sind Signale bei Variation der Amplitude (a) und der Frequenz (b) dargestellt. Die Anstiegsgeschwindigkeit der Spannung wird durch Anlegen der Tangente im Nulldurchlauf der Sinuswelle beschrieben. Offensichtlich ist, dass mit höherer Frequenz,

sowie höherer Amplitude die Tangente steiler verläuft und die Anforderungen an die Slew Rate wachsen. In [7] findet sich die Formel (4.3) für die Berechnung der benötigten Slew Rate bei einem sinusförmigen Eingangssignal.

Mit einer gegebenen Spitzenspannung V_p gilt:

$$V(t) = V_p \cdot \sin(2\pi ft) \quad (4.1)$$

Über die erste Ableitung der Funktion erhält man den Anstieg:

$$\frac{dV(t)}{d(t)} = 2\pi f \cdot V_p \cdot \cos(2\pi ft) \quad (4.2)$$

Betrachtet man das Signal bei einem definierten Zeitpunkt $t = 0$ ergibt sich der Kosinus-Term zu Eins. Die Slew Rate deckt üblicherweise 80% des Signals, von 10% bis 90%, ab [7]. Dieser Faktor wird über eine Multiplikation mit 0,8 kompensiert. Für die Angabe der 3-dB-Grenzfrequenz muss nun noch mit $\sqrt{2}$ dividiert werden:

$$SR_{-3dB} = 0,8 \cdot 2\pi f \cdot \frac{V_p}{\sqrt{2}} \quad (4.3)$$

Der OPV soll gemäß Simulation die Forderung einer linearen Verstärkung über die Bandbreite von 20 MHz mit einem Ausgangssignal um $10 V_{pp}$ ($5 V_p$) erfüllen. Dafür ist rechnerisch eine Slew Rate von 355 V/ μ s erforderlich. Diese Bedingung wird von beiden Modellen ausreichend erfüllt. Eine Simulation in Altium gab lineare Übertragungsfunktionen im gewünschten Bereich aus und der Aufbau des Prototyps konnte erfolgen. Die Verstärkung wurde jeweils mit 560Ω zu 50Ω dimensioniert, weil versehentlich ein älterer Schaltplan zu diesem Zeitpunkt gelesen wurde. Diese Einstellung sollte dennoch zur Messung des Frequenzganges (Bild 4.3) beibehalten werden, da sich keine merklichen Unterschiede ausprägen sollten und die Resultate aussagekräftig bleiben. Als Lastelement wurde ein Widerstand von 510Ω gewählt. Die Ausgangsspannung wurde zunächst niederfrequent mit $11,2 V_{pp}$ gemessen, was den Verstärkungsfaktor von ca. 21 dB verifiziert. Die beiden Operationsverstärker arbeiten über einen weiten Bereich linear, erst zwischen 7 MHz und 8 MHz wird ein Unterschied sichtbar. Der LM7171 schneidet bei höheren Frequenzen schlechter ab als der AD844. Bei 20 MHz liegt letztgenannter mit 18,7 dB noch in der Grenzfrequenz. Der LM7171 dagegen erfüllt die Forderung nur bis 14 MHz und erweist sich als ungeeignet. Verwunderlich ist das Ergebnis, weil die Slew Rate des Modells von Texas Instruments doppelt so hoch ist und darauf beruhend bessere Ergebnisse erwartet wurden. Eine Begründung für das schlechtere Abschneiden wird in einem Aufkommen von Signalreflexionen vermutet. Da sich aber der AD844 als tauglich auszeichnete, war eine Fehlersuche nicht notwendig.

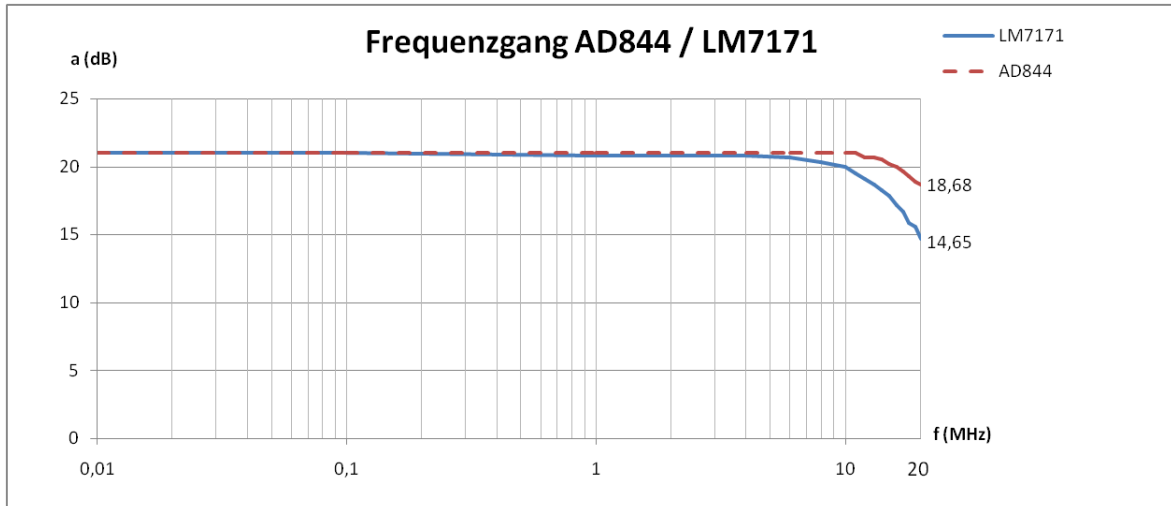


Bild 4.3: Vergleich der Frequenzgänge AD844 / LM7171

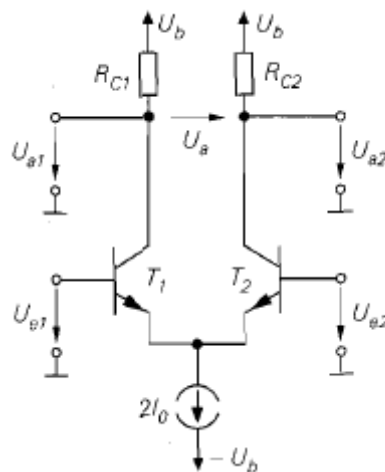
Im Verlauf des Testaufbaus wurde ersichtlich, dass die Verstärkungseinstellungen nachfolgender Stufen viel zu hoch sind und diese nicht herunter gesetzt werden können. Um die angemessenen Signalamplituden der Endstufe zur Verfügung stellen zu können, wurde die Eingangsspannung auf 10 mV herabgesetzt und $Res2$ auf 300 Ω eingestellt.

4.2 DIFFERENZVERSTÄRKER

4.2.1 FUNKTIONSWEISE

Ein Differenzverstärker ist ein symmetrisch aufgebauter Verstärker mit zwei Eingängen und zwei Ausgängen und bildet dadurch eine optimale Methode um zwei Signale miteinander zu kombinieren. Er besteht aus zwei Transistoren in einer Brückenanordnung, bei denen die Emitter- bzw. Sourceanschlüsse mit einer Stromquelle verbunden sind (Bild 4.4), wobei in dieser Arbeit allein die Ausführung mit Bipolartransistoren betrachtet wird. Die Basisanschlüsse bilden die Eingänge, die Kollektoranschlüsse die Ausgänge. Für den Aufbau eines Differenzverstärkers existieren zahlreiche Varianten, ebenso wird in verschiedene Betriebsmodi eingeteilt.

Durch das Einfügen von Arbeitswiderständen ergeben sich zwei Ausgangsknoten. Greift man die Differenzspannung U_A zwischen beiden Kollektorzweigen ab, so ergibt sich ein symmetrischer Verstärker. In der Praxis wird oft nur eine Ausgangsspannung U_{a1} bzw. U_{a2} zwischen Kollektorknoten und Masse verwendet. Dieser Modus wird als Eintaktbetrieb, die sich ergebende Verstärkung als Eintaktverstärkung, bezeichnet. Daneben existiert beim realen Differenzverstärker noch eine ungewollte Gleichtaktverstärkung, die sich durch Gleichtaktansteuerung ergibt. Diese störende Eigenschaft tritt dann ein, wenn die Basisanschlüsse beider Transistoren gemeinsam gegen Masse angesteuert werden. [9]

Bild 4.4: Grundsaltung des Differenzverstärkers mit NPN-Transistoren¹⁰

Liegt an beiden Eingängen die gleiche Spannung $U_{e1} = U_{e2}$ an, tritt aufgrund gleicher Potentiale der Kollektoren idealerweise keine Differenzspannung U_a auf und man spricht vom Gleichtaktbetrieb. Die Spannungen an den Ausgängen A1 und A2 sind dann gleich groß. Differenzsteuerung liegt vor, wenn die Eingangsspannungen voneinander verschieden sind. In diesem Fall ergeben sich gegensinnige Spannungen für die Ausgänge A1 und A2. Ein Qualitätsmaß eines Differenzverstärkers ist der CMRR-Parameter (Common Mode Rejection Ratio), der den Quotienten aus Differenz- und Gleichtaktverstärkung angibt. [9]

Durch Einfügen eines Konstantstroms $2I_0$ in den Fußpunkt beider Emitteranschlüsse, teilt sich dieser, bei symmetrischer Auslegung des Differenzverstärkers, auf beide Zweige mit dem Wert I_0 auf und legt damit den Arbeitspunkt fest. Für den unsymmetrischen Betrieb eines Differenzverstärkers existieren drei Auslegungen: Es wird ein Eingang auf ein festes Potential wie beispielsweise Masse gelegt, man benutzt nur einen Ausgang oder kombiniert beides [27]. Für die Ausführung des Leistungsgenerators wird jeweils nur ein Ausgang benötigt, wodurch auf den Widerstand im Kollektorzweig des unbenutzten Ausganges verzichtet werden kann.

Das Bild 4.5¹¹ zeigt die Übertragungskennlinie eines NPN-Differenzverstärkers bei einer Betriebsspannung von 5 V, einem Kollektorwiderstand von 20 k Ω und einem eingepprägten Konstantstrom von 100 μ A. Der Aussteuerbereich, in dem die Kennlinie linear verläuft, also jener Bereich in dem der Betrieb als Verstärker Sinn macht, ist mit einer Differenzspannung von ± 25 mV relativ gering.

¹⁰ Vgl. Tietze/Schenk, 2002, S.33

¹¹ Tietze/Schenk, 2002, S.336

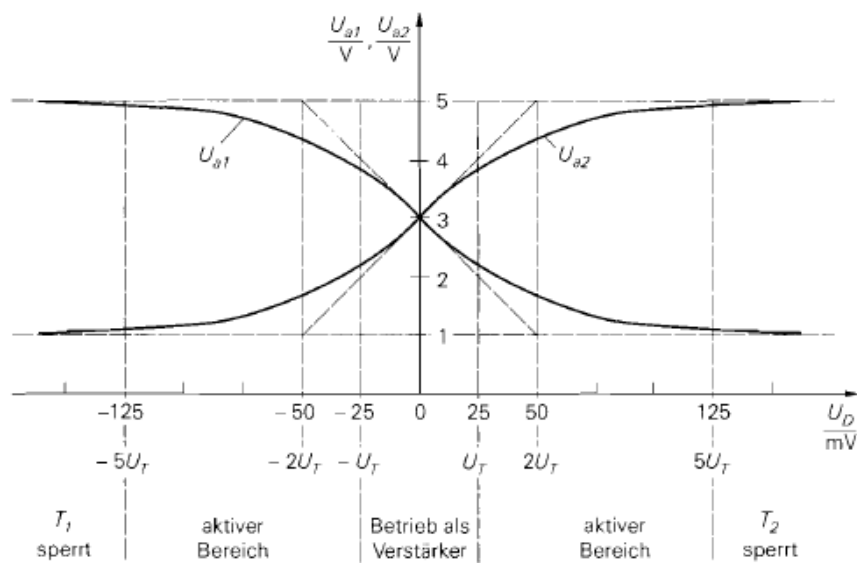
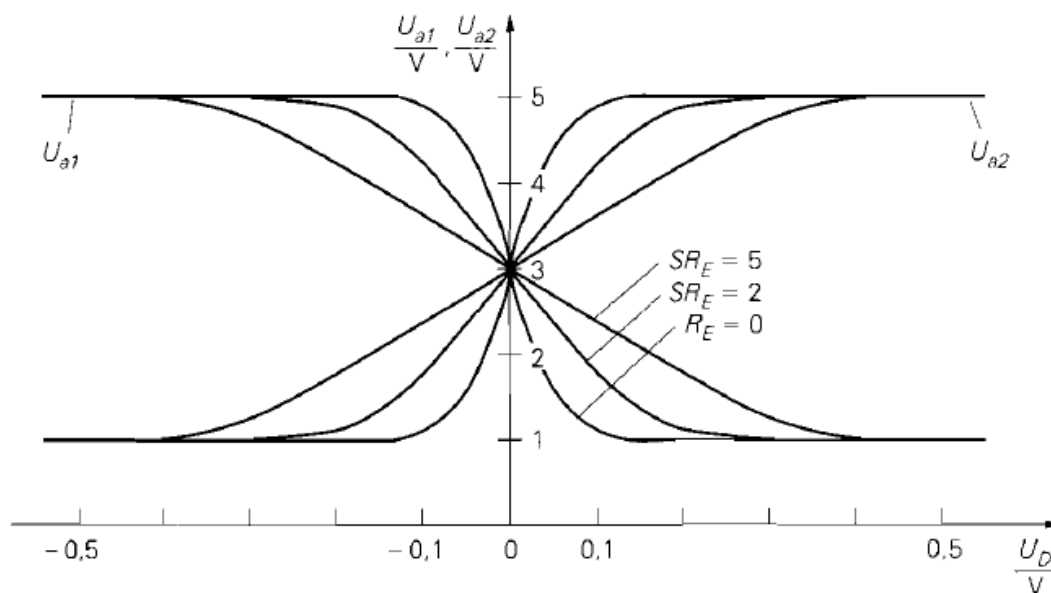


Bild 4.5: Übertragungskennlinie eines NPN-Differenzverstärkers

Durch die Ausführung des Differenzverstärkers mit Stromgegenkopplung wird die Kennlinie linearisiert. Durch Variation des Emitterwiderstands kann der Zusammenhang zwischen Verstärkung und Differenzspannung veranschaulicht werden (Bild 4.6).

Bild 4.6: Kennlinie des NPN-Differenzverstärkers mit Stromgegenkopplung¹²

Mit zunehmender Gegenkopplung verläuft der Anstieg der Kennlinie flacher, das heißt, dass die Differenzverstärkung kleiner wird, dafür aber in einem zunehmend größeren Bereich konstant bleibt. Zudem kompensiert die Stromgegenkopplung die infolge der Transistorerwärmung auftretenden Basisstromänderungen und hält damit den Kollektorstrom weitestgehend konstant.

¹² Tietze/Schenk, 2002, S.339

Werden die Kollektorwiderstände durch Stromquellen oder Stromspiegel ersetzt, können höhere Differenzverstärkungen erreicht werden. Durch kaskadierte Auslegungen fällt der Verstärkungsgewinn noch größer aus, allerdings auf Kosten einer schlechteren Gleichtaktunterdrückung und höherer Ausgangswiderstände.¹³

Im Bild 4.7 werden die Frequenzgänge verschiedener Differenzverstärkertypen untersucht. Die höchste Verstärkung, sowie das größte Verstärkungs-Bandbreite-Produkt (GBW) erhält man durch die Kaskode-Variante, jedoch auf Kosten eines sehr geringen Frequenzbereichs, in welchem die Anordnung linear aussteuert. Differenzverstärker mit Widerständen erreichen die kleinste Verstärkung, verhalten sich aber über einen großen Bereich linear. Das niedrigste Verstärkungs-Bandbreite-Produkt bei mittlerer Differenzverstärkung, liefern die Verstärker mit Stromquellen aufgrund zusätzlich wirkender Kapazitäten der Stromquellen-Transistoren.

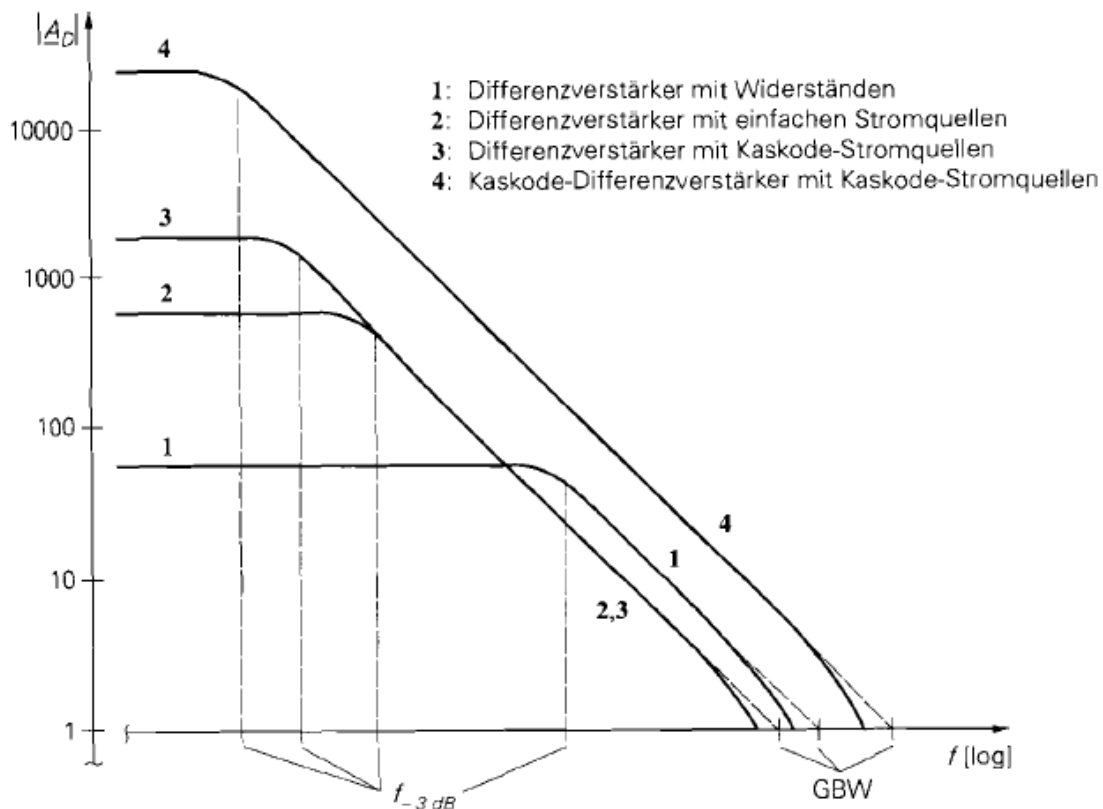


Bild 4.7: Betragsfrequenzgänge verschiedener (npn-)Differenzverstärker¹⁴

Für die breitbandige Funktionalität des Leistungsgenerators kommt demnach allein die Ausführung des Differenzverstärkers mit Widerständen in Frage. Auf größere Spannungsverstärkungen kann an diesem Punkt verzichtet werden. Die Aufgabe der Differenzverstärker liegt hauptsächlich in der Trennung des Eingangssignals für die Ansteuerung der Gegentaktendstufe und in einer Regelfunktion durch Differenzbildung mit dem Signal aus der Rückkopplungsschleife.

¹³ Tietze/Schenk, 2002, S.333 ff

¹⁴ Tietze/Schenk, 2002, S.377

Da die Gleichtaktunterdrückung vom Innenwiderstand der Stromquelle abhängt, ist eine einfache Konstantstromquelle mit Transistoren, die einen hochohmigen Ausgang bietet, vorgesehen. Je besser die Gleichtaktunterdrückung ist, desto höher kann die Gleichtaktspannung ausfallen.

4.2.2 SIMULATIONSERGEBNISSE

In Altium Designer wurde eine Differenzanordnung aufgebaut und hinsichtlich der Ausgangssignale, des Frequenzverhaltens und der Konstantströme untersucht. Als pnp-Transistoren wurde der Typ 2N4033 von ST Microelectronics gewählt, für die npn-Transistoren kommen 2N3700 vom gleichen Hersteller zum Einsatz.

Die Simulation ergab für die in der Anlage 1 gezeigten Schaltung unterschiedliche Werte für die Konstantstromquellen. Die pnp-Ausführung zeigte Kollektorströme um 10 mA, die npn-Kollektorströme sind mit ca. 7,5 mA kleiner. Die Erklärung findet sich in den Simulationsmodellen. Der Parametersatz der npn-Modelle fällt erheblich kleiner aus, wodurch das 2N3700-Modell nicht korrekt nachgebildet wird und die dargelegten Differenzen entstehen. Nachfolgend ist also das npn-Simulationsmodell kritisch zu betrachten.

In dem geforderten Frequenzbereich verhält sich der Differenzverstärker linear, die Ausgangsspannungen weisen einen Hub um 15 V auf (Bild 4.8). Diese Werte können allerdings keine Referenz für den tatsächlichen Aufbau sein, da mit anderen Spannungen und Dimensionierungen gearbeitet wurde, damit der Leistungsverstärker die erforderlichen Ausgangssignale bereitstellt. Da die Simulation auf Level 1 durchgeführt wurde, kann davon ausgegangen werden, dass die benötigten Ansteuerspannungen für die Endstufe zu groß ausfallen.

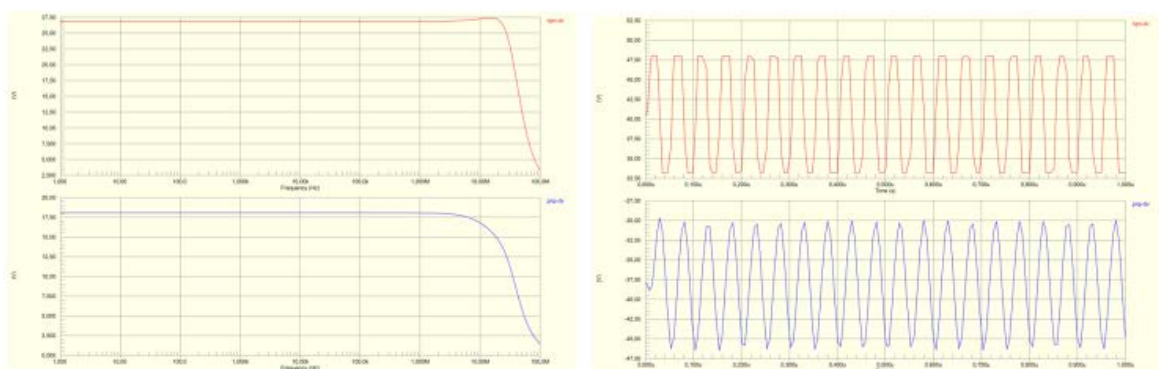


Bild 4.8: Frequenzgänge und Transientenanalyse der Differenzverstärker

In dem bereits erwähnten ersten Lochrasteraufbau sollten die Ergebnisse verifiziert werden. Beide Konstantstromquellen lieferten in genau denselben Konfigurationen mit ca. 33 mA einen vielfach höheren Wert als simuliert, jedoch wurde bestätigt, dass die Differenz der Kollektorströme ein Simulationsfehler ist. Die Aufnahme der Übertragungsfunktion der Differenzverstärker zeigte aber eine sehr geringe Grenzfrequenz

noch unter 1 MHz. Es wurden wie schon beim AD844 stark kapazitive Effekte in den Signalleitungen vermutet. Ein Leiterplattenaufbau sollte präzisere Erkenntnisse liefern, jedoch nicht ohne eine neue BauteilAuswahl zu treffen und die Schaltung neu auszulegen.

4.2.3 DIMENSIONIERUNG

Für den Einsatz der Konstantstromquellen mit der Forderung nach der Bereitstellung konstanter 7,5 mA können die bereits vorgesehenen Transistoren genutzt werden. Da aber mit 48 V und ca. 7 mA relativ viel Verlustleistung entsteht, sollen die Konstantstromquellen über die ± 12 V Hilfsspannungen versorgt werden. Die Kombination der LED mit einem Transistor wurde gewählt, da sie sehr temperaturstabil aufgrund nahezu identischer Temperaturkoeffizienten beider Bauteile ist.¹⁵ Die Darstellung in Bild 4.9 beschränkt sich der Einfachheit halber auf die npn-Stromquelle, die Berechnung berücksichtigt jedoch die doppelte Ausführung ($2U_D, \Delta U_B$).

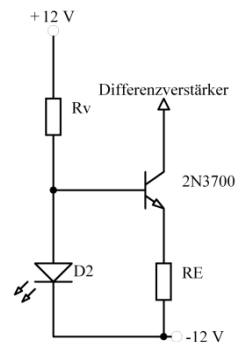


Bild 4.9: Dimensionierung der Konstantstromquelle

Die Werte für die Widerstände für $I_C = 7,5$ mA bei einer Diodendurchlassspannung $U_D = 1,7$ V, einer Basis-Emitterspannung $U_{BE} = 0,7$ V und einem Diodenvorwärtsstrom $I_F = 10$ mA ergeben sich zu:

$$U_{RE} = U_D - U_{BE} \quad (4.4)$$

$$R_E = \frac{U_{RE}}{I_C} \quad (4.5)$$

$$U_{Rv} = \Delta U_B - 2U_D \quad (4.6)$$

$$R_V = \frac{U_{RV}}{I_F} \quad (4.7)$$

¹⁵ Elektor, 12/1993, S.8

Der Emitterwiderstand muss demzufolge mit 135Ω ausgelegt werden, der Vorwiderstand R_V errechnet sich zu ca. $2,1 \text{ k}\Omega$. Eine Strommessung bestätigte anschließend die richtige Dimensionierung.

Mit dem komplementären Pärchen 2SA1538/2SC3953 wurden für die Differenzverstärker Transistoren gewählt, die gute elektrische Eigenschaften und eine hohe Transitfrequenz besitzen. Im Bild 4.10 ist der Grundaufbau des npn-Differenzverstärkers mit Widerständen und Stromgegenkopplung zu sehen. Die Ansteuerung von T1 erfolgt mit der vom AD844 vorverstärkten Sinusschwingung, T2 erhält das Signal aus der Rückkopplungsschleife. Die Kollektorwiderstände wurden zunächst mit 520Ω , die Emitterwiderstände mit 130Ω gewählt. Der Spannungsabfall an R_C mit $I_0 = 3,75 \text{ mA}$ beträgt gemäß dem ohm'schen Gesetz $1,98 \text{ V}$ und stellt damit den Arbeitspunkt ein. Da aber die Schaltung als ganzes System betrachtet werden muss und die Transistoren Exemplarstreuungen unterliegen, war ein Neudesign (Tabelle 4.1) notwendig. Dabei wurden die Differenzverstärker dahingehend angepasst, dass die Signale der Treiberstufe den erforderlichen Spannungshub erbringen.

Tabelle 4.1: Dimensionierung der Differenzverstärker

	$R_{E,T1}$	$R_{E,T2}$	R_C	Arbeitspunkt	Leerlauf-Verstärkung
NPN - Differenzverstärker	60Ω	75Ω	230Ω	$46,5 \text{ V}$	ca. 4
PNP - Differenzverstärker	75Ω	60Ω	520Ω	$47,2 \text{ V}$	ca. 7

Die Konstantströme verteilen sich in diesen Konfigurationen nicht mehr 1:1 auf die beiden Zweige, die Arbeitspunkte wurden ausschließlich gemessen und nicht berechnet. In den jeweiligen Kollektorzweigen werden die Spannungen unsymmetrisch abgegriffen und auf die Treibertransistoren geführt, die damit als Lastelemente in die Berechnungen eingehen.

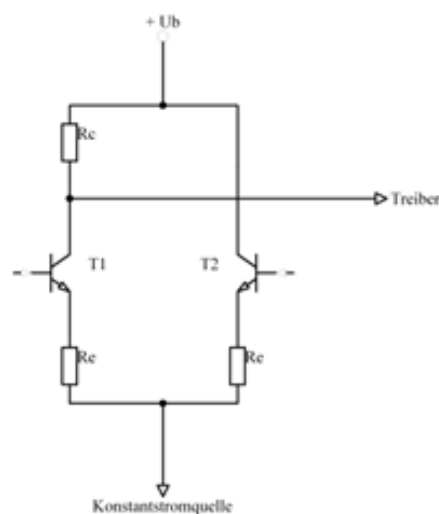


Bild 4.10: Aufbau des npn-Differenzverstärkers

Die Differenzverstärkung der gewählten Anordnung lässt sich hinreichend genau über das Verhältnis von Kollektorwiderstand zu Emitterwiderstand beschreiben.

$$A_D = -\frac{R_C}{\frac{1}{S} + R_E} \approx -\frac{R_C}{R_E} \quad (4.8)$$

Für ein sinusförmiges Ausgangssignal darf die Wechsellspannung den Wert von 3 V_{pp} bzw. 1,6 V_{pp} nicht überschreiten. Mit den eingestellten Verstärkungsfaktoren von etwa vier und sieben muss die Höhe der Differenzeingangsspannung auf maximal $|U_D| = 230$ mV begrenzt werden, sonst übersteuert der Verstärker.

Die Berechnung der Grenzfrequenz gestaltet sich umfangreicher; es wurden dazu die Berechnungen aus [27] herangezogen. Im Wesentlichen wird sie über die Betriebsverstärkung bei niedrigen Frequenzen A_0 und zwei Zeitkonstanten T_1 und T_2 ermittelt.

$$2\pi f_{-3dB} = \frac{1}{T_1 + T_2 |A_0|} \quad (4.9)$$

Im niederfrequenten Bereich berechnet sich die Verstärkung mit:

$$A_0 = \frac{r_{e,D}}{r_{e,D} + 2R_g} \cdot A_D \cdot \frac{R_L}{r_{a,D} + R_L} \quad (4.10)$$

Dabei ist der Eingangswiderstand bei Differenzansteuerung:

$$r_{e,D} = 2 \cdot r'_{BE} \quad (4.11)$$

Die Bezeichnung r'_{BE} bezieht sich auf den Widerstand der Basis-Emitterstrecke mit Stromgegenkopplung und berechnet sich aus der Version ohne Emitterwiderstände $r'_{BE} = r_{BE} \cdot (1 + SR_E)$. Der Basis-Emitterwiderstand r_{BE} ist der Quotient aus der differentiellen Stromverstärkung β , die bei den vorliegenden Typen ca. 100 beträgt, und der Steilheit S , die sich aus dem Verhältnis I_C/U_T ergibt. Da der Frequenzgang von der Beschaltung abhängig ist, gehen die Beiträge R_g als Innenwiderstand der Signalquelle, sowie R_L in die Berechnung ein. Die Quelle ist im vorliegenden Fall der AD844, welcher mit einem Ausgangswiderstand 15 Ω im Datenblatt angegeben ist. Das Lastelement ist ein pnp-Transistor (oberer Zweig) in Emitterschaltung und wird mit $R_L = 5$ k Ω veranschlagt. Der Ausgangswiderstand $r_{a,D}$ beschränkt sich hauptsächlich auf den Wert des Kollektorwiderstandes.

Die Betriebsverstärkung für niedrige Frequenzen errechnet sich in der vorliegenden Konfiguration zu $|A_0|_{npn} \approx -3,5$ und $|A_0|_{pnp} \approx -5,7$. Die Zeitkonstante T_1 wird durch folgende Gleichung beschrieben:

$$T_1 = (C'_E + C_C) \cdot (r'_{BE} || R_g) \quad (4.12)$$

Die Kollektorkapazität C_C wird aus dem Datenblatt (C_{OB}) des Transistors abgelesen und beträgt 2,8 pF. Damit lässt sich die Emitterkapazität berechnen:

$$C_E = \frac{S}{2\pi f_T} - C_C \quad (4.13)$$

Die Transitfrequenz ist abhängig vom Kollektorstrom und liegt bei der vorliegenden Einstellung im Bereich um 280 MHz. Durch den Einsatz der Emitterwiderstände berechnet sich die Emitterkapazität zu:

$$C'_E = \frac{C_E}{1 + SR_E} \quad (4.14)$$

Die Zeitkonstante T_2 lässt sich in die folgende Beziehung setzen:

$$T_2 = \left(C_C + \frac{C_S + C_L}{\beta} \right) R_g + \frac{C_C + C_S + C_L}{S'} \quad (4.15)$$

wobei die Substratkapazität C_S nicht in die Berechnung mit einbezogen wurde, da sie nicht bekannt ist. Als Lastkapazität werden 10 pF veranschlagt. Die reduzierte Steilheit lässt sich mit $S' = S/(1 + SR_E)$ ermitteln.

Die 3-dB-Grenzfrequenz des npn-Differenzverstärkers beträgt den dargelegten Berechnungen und Annahmen entsprechend 50 MHz, die des Gegenstücks etwa 25 MHz.

Für die Darstellung der Übertragungskennlinie für Differenzverstärker mit Stromgegenkopplung gibt es keine geschlossene Berechnungsvorschrift, jedoch kann man den linearen Bereich näherungsweise für den Fall starker Gegenkopplung bestimmen.¹⁶ Der Geltungsbereich der Kennlinie (Bild 4.11) beschränkt sich auf Differenzspannungen, die den Wert $2I_0R_E$ nicht überschreiten (markierter Bereich), für größere Beträge übersteuert der Verstärker.

¹⁶ Tietze/Schenk, 2002, S.340

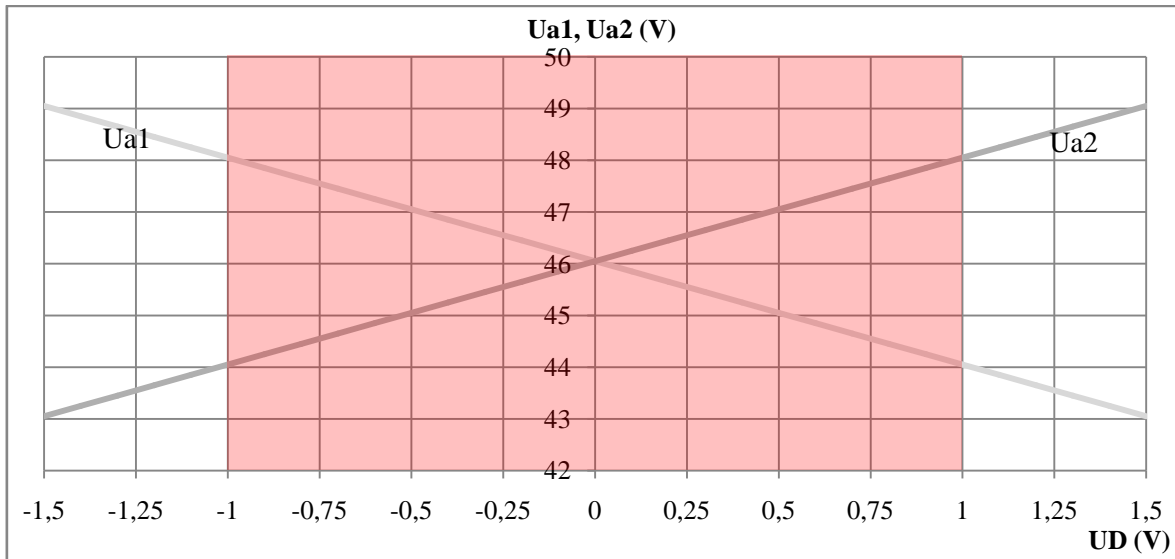


Bild 4.11: Kennlinie des npn-Differenzverstärkers

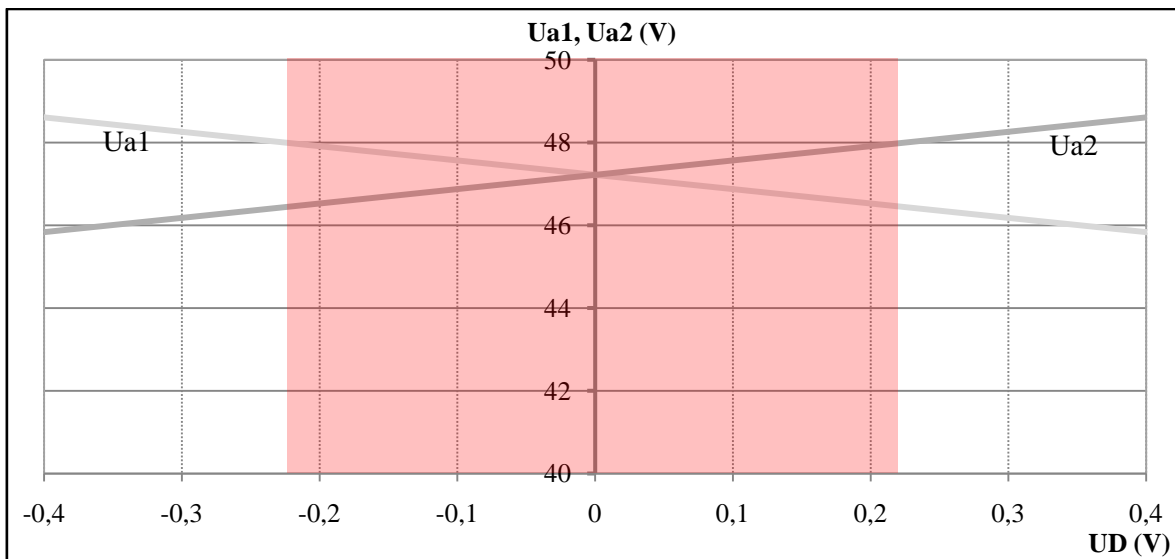


Bild 4.12: Kennlinie des pnp-Differenzverstärkers

4.2.4 AUFBAU UND MESSUNG

Die beiden Differenzverstärker wurden auf einem Platinaufbau hinsichtlich des realen Aussteuerungsverhaltens sowie der Bandbreite und Signalverzerrungen untersucht. In Bild 4.13 sind die heruntergesetzten Spannungen an E_1 (gelbes Signal) und E_2 (blaues Signal) dargestellt. Zwischen den beiden Signalen macht sich eine Phasenverschiebung bemerkbar, die aber nicht störend auf die Ausgangssignale wirkt, da bekanntlich nur die Differenz verstärkt wird. Die sich ergebende Differenzspannung wurde vom Oszilloskop berechnet, beträgt ungefähr $24 \text{ mV}_{\text{pp}}$ (rotes Signal) und liegt damit im aktiven Bereich der Kennlinie. Aufgrund des Verstärkungsfaktors von etwa 3,5 bzw. 5,7 im Betrieb, müssten Ausgangsspannungen von 84 mV und 137 mV zu beobachten sein, jedoch wurden nur ca. 40 mV und 70 mV gemessen (Bild 4.14). Der Grund für das schlechte Abschneiden wird in einem Berechnungsfehler vermutet, da die Rechnung von der Messung genau um die

Hälfte jeweils abweicht. Über den davor geschalteten OPV kann aber die Spannung je nach Bedarf geregelt werden.

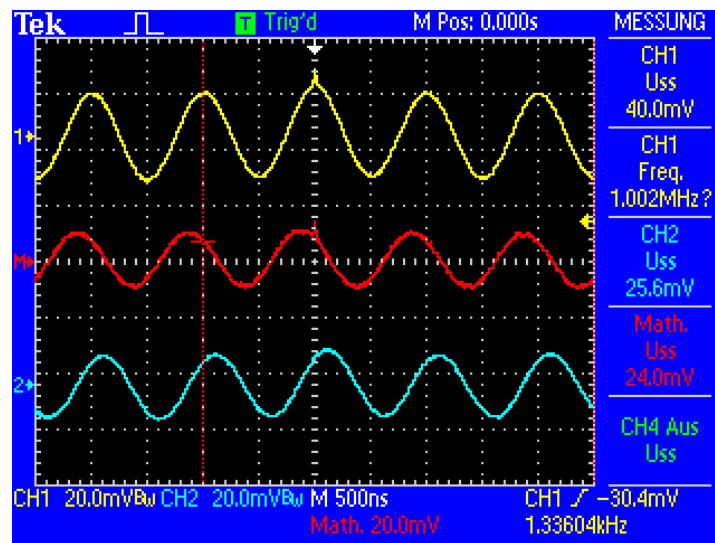


Bild 4.13: Eingangsspannungen und Differenzspannung

Im Bereich bis 20 MHz ist die Verstärkung der npn-Ausführung annähernd linear, die Grenzfrequenz des pnp-Differenzverstärkers liegt dagegen bei 14 MHz. Leichte Signalverzerrungen machen sich im oberen Frequenzbereich bemerkbar, sind aber durchaus akzeptabel.

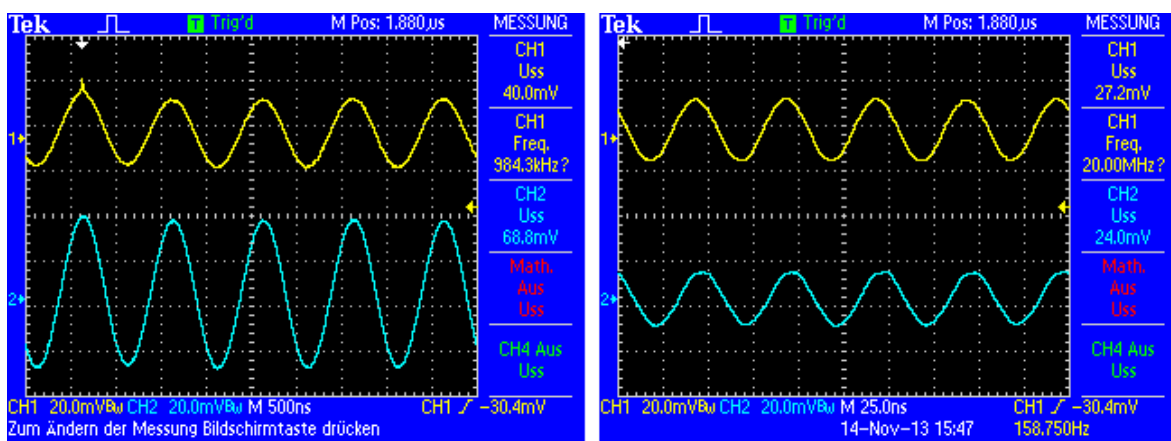


Bild 4.14: Ausgangssignale der Differenzverstärker bei 1 MHz und 20 MHz

4.3 TREIBER

Die Anordnung um Q7 bis Q12 (Anlage 2) ist eine Treiberschaltung für die Ansteuerung der MOSFET-Gates, deren Aufgabe darin liegt, den nötigen Strom der Endstufe zur Verfügung zu stellen. Das verwendete Konzept umfasst einen Vortreiber mit Pegelshifter und dem eigentlichen Gate-Treiber.

4.3.1 VORTREIBER

Für die gesamte Treiberstufe wurde ebenfalls das komplementäre Transistorpärchen 2SA1538/2SC3953 von Sanyo gewählt. Das sind Hochfrequenztransistoren mittlerer Leistung, die gewissermaßen für die Ausführung der Differenzverstärker etwas überdimensioniert sind, aber im Sinne eines homogenen Konzepts eingesetzt werden. Die beiden Typen sind für Kollektorströme bis 200 mA und für Spannungen in der Kollektor-Emitter-Strecke bis maximal ± 120 V gerüstet. Je nach Betriebseinstellung der Transistoren kann die Transitfrequenz bestenfalls 400 MHz betragen.

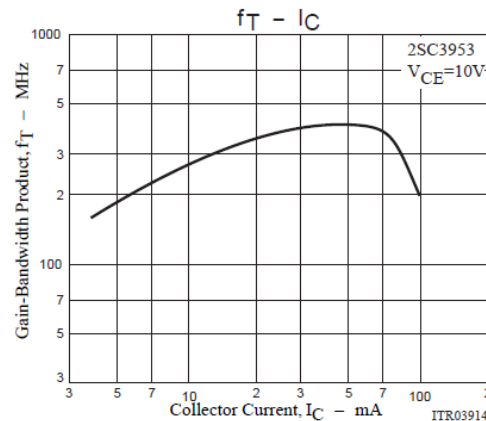


Bild 4.15: Abhängigkeit der Transitfrequenz (2SC3953)¹⁷

Damit die Transistoren auch im hochfrequenten Bereich einwandfrei arbeiten, fallen die Sperrschichtkapazitäten, im Schnitt mit 2 pF, sehr klein aus. Der zulässige Arbeitsbereich wird im SOAR-Diagramm (Safe Operating Area) beschrieben und gibt die Ströme und Spannungen an, mit denen der Transistor belastet werden darf (Bild 4.16). Für den analogen Betrieb gelten die Werte der DC-Kennlinie, die Grenzwerte sollten jedoch nicht dauerhaft ausgenutzt werden.¹⁸

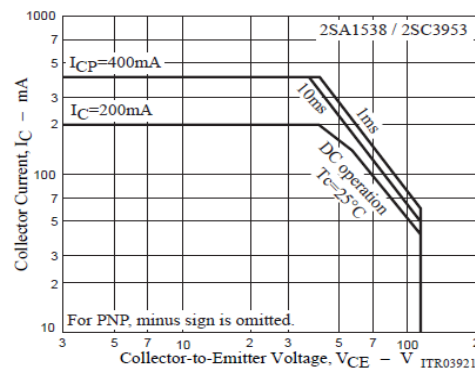


Bild 4.16: SOAR-Diagramm¹⁹

¹⁷ Datasheet 2SA1538/2SC3953

¹⁸ Hering, 2005, S.168

¹⁹ Datasheet 2SA1538/2SC3953

Da bereits die vorgehenden Stufen von der Simulation verschieden ausgeführt werden, macht es wenig Sinn weiterhin zu vergleichen. Ein Blick in die Kollektorströme, die die Vortreiber laut Simulation liefern, legt zudem ein weiteres Manko dar. Die beiden Transistoren müssen bei $I_C \approx 600 \text{ mA}$ und knapp 45 V in der U_{CE} -Strecke eine Leistung von 27 W umsetzen. Das ist weit außerhalb des zulässigen Bereichs. Offenbar ignoriert die Schaltungssimulation die Leistungsgrenzen der Halbleitermodelle. Für die nächsten Stufen wird aus diesen Gründen nicht mehr auf die Simulation eingegangen.

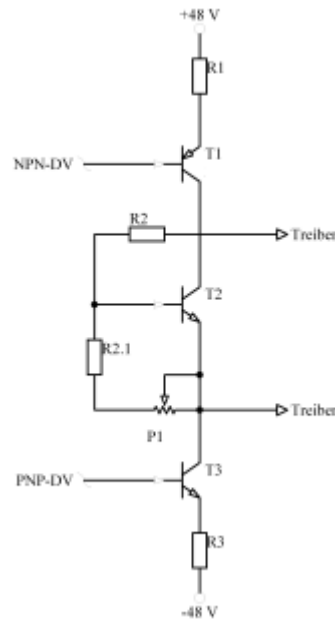


Bild 4.17: Vortreiber mit Pegelversatz

Die Transistoren der Vortreiber arbeiten konventionell in Emitterschaltung mit Stromgegenkopplung. Als Kollektorwiderstand fungiert der jeweils gegenüberliegende Transistor, wodurch sich eine extrem hohe Leerlauf-Verstärkung ergibt, da r_{CE} der Transistoren hier sehr hochohmig ist. Im Betrieb, das heißt mit angeschlossener Last, wirken die Eingangswiderstände der nachfolgenden Stufe parallel zu den jeweiligen Kollektor-Emitterwiderständen, die in jedem Fall niederohmiger ausfallen. Da der Gesamtwiderstand einer Parallelschaltung kleiner als der kleinste Teilwiderstand ist, ist der Eingangswiderstand bestimmend für die Verstärkung. Auch die Stufe der Vortreiber ist mit $R_1 = 330 \Omega$ und $R_2 = 1 \text{ k}\Omega$ unsymmetrisch dimensioniert.

Die Kennlinie der Emitterschaltung (Bild 4.18)²⁰ lässt zwei Bereiche erkennen. Befinden sich die Transistoren im Sättigungsbereich wird eine Schalterfunktion bewirkt, im Normalbetrieb kann analog um einen Arbeitspunkt angesteuert werden. Zudem ist ersichtlich, dass mit größer werdender Eingangsspannung, die Höhe der Ausgangsspannung abnimmt. Die Emitterschaltung ist also ein Spannungsinverter.

²⁰ Tietze/Schenk, 2002, S.100

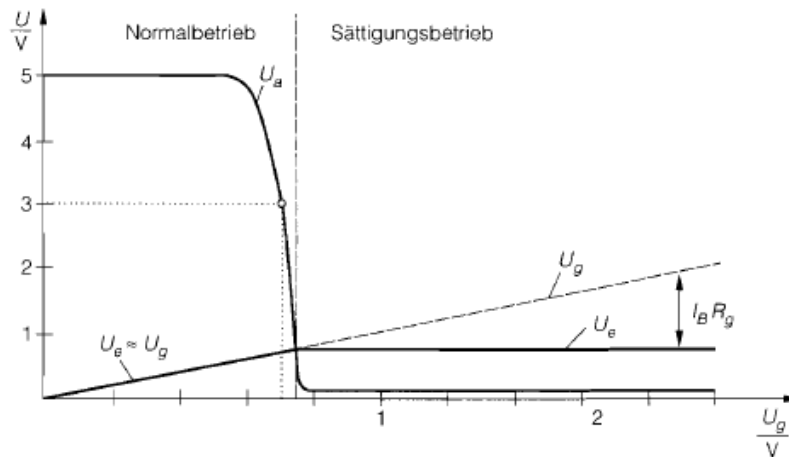


Bild 4.18: Kennlinie der Emitterschaltung

Der Übergang zum Sättigungsbetrieb soll vermieden werden, d.h. die Eingangsspannung darf einen bestimmten Wert nicht überschreiten:

$$U_g = 0,7V - \frac{U_{CE} - U_B}{1 + \frac{R_C}{R_E}} \quad (4.16)$$

Da R_C jedoch nicht bekannt ist, wurden die höchstzulässigen Eingangsspannungen am Prototypen gemessen und betragen ca. 1,7 V. Für größere Werte clippen die Sinussignale.

Die Grenzfrequenz wird nach (4.9) ermittelt. Die Niederfrequenzverstärkung A_0 berechnet²¹ sich dabei zu:

$$A_0 = \frac{-r'_{BE} \cdot S' R'_C}{r'_{BE} + R'_g} \quad (4.17)$$

Die Notation mit Apostroph kennzeichnet die Ausführung der Emitterschaltung mit Stromgegenkopplung, deren Werte sich aus der Version ohne Emitterwiderstand berechnen lassen. Die Größe R'_g ist die Summe aus Basisbahnwiderstand, welcher in der Größenordnung bis 100 Ω liegt²², und Quelleninnenwiderstand, in dem Fall jeweils die Kollektorwiderstände der Differenzverstärker. Die Vorgehensweise für die Ermittlung von r'_{BE} und S' wurde bereits bei der Berechnung der Differenzverstärker dargelegt. Der für den Betrieb wirkende Kollektorwiderstand ergibt sich aus der Parallelschaltung von $r_{CE,T_1} || R_C || R_L = r_{CE,T_1} || r_{CE,T_3} || R_L$. Das Lastelement ist die folgende Treiberstufe, deren Transistoren ebenfalls in Emitterschaltung arbeiten und deren Eingangswiderstände großzügig auf 5 k Ω geschätzt werden. Damit errechnen sich die beiden Verstärkungen zu $|A_{0,T_1}| = -13$ und $|A_{0,T_2}| = -4,1$.

²¹ Tietze/Schenk, 2002, S.128 ff

²² Tietze/Schenk, 2002, S.70

Die Zeitkonstanten ergeben sich zu:

$$T_1 = (C'_E + C_C) \cdot (r'_{BE} || R'_g) \quad (4.18)$$

$$T_2 = C_C \cdot \left(R'_g + \frac{1}{S'} \right) \quad (4.19)$$

Die Werte für C_C und die Berechnung von C'_E sind ebenfalls in den Ausführungen der Differenzverstärker beschrieben. Die Grenzfrequenzen errechnen sich zu 3,5 MHz für T1 und 7 MHz für T2, die Messungen ergaben jedoch geringere Werte. Um den Vortreiber etwas breitbandiger auszulegen wurde nachträglich eine dynamische Stromgegenkopplung eingesetzt. Dabei schaltet man Kondensatoren, deren Blindwiderstände frequenzabhängig sind, parallel zu den Emitterwiderständen (siehe Anlage 2). Für höhere Frequenzen schließen die Kondensatoren die Widerstände wechselstrommäßig kurz. Das heißt, je höher die Frequenz, desto kleiner der Blindwiderstand (und damit der Emitterwiderstand), desto größer die Verstärkung.

Die Frequenzgänge für die Auslegung mit dynamischer Stromgegenkopplung sind in Bild 4.19 zu sehen. Es wurden jeweils 47 pF parallel geschaltet, die 3-dB-Grenzfrequenz liegt damit bei beiden Transistoren im Bereich um 12 MHz, also erheblich besser. Um die Verstärkung zu linearisieren müssten verschieden Kapazitätswerte getestet werden, was sich im Rahmen dieser Arbeit nicht mehr realisieren lassen hat. Eine breitbandigere Auslegung der Vortreiber scheint mit den gewählten Transistoren nicht möglich, dafür würde es Modelle mit Transitfrequenzen im GHz-Bereich bedürfen. Diese sind jedoch oftmals nicht für hohe Spannungen bzw. Leistungen gerüstet.

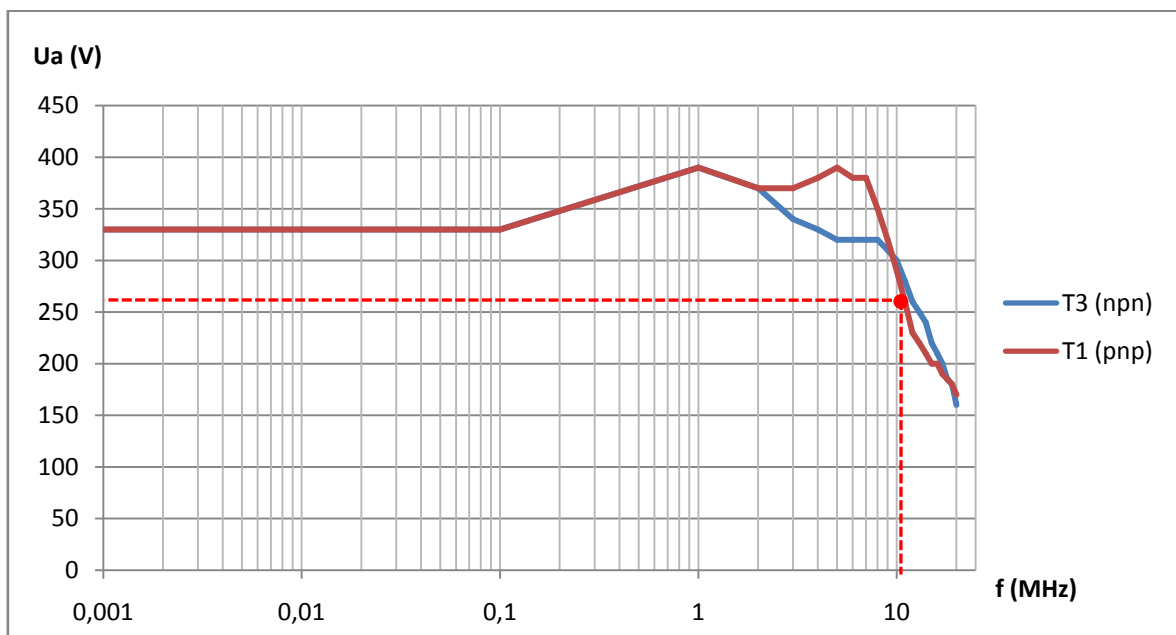


Bild 4.19: Frequenzgänge der Vortreibertransistoren

Die Vortreibertransistoren neigen bei höheren Frequenzen zu leichten Verzerrungen. Ein deutliches Schwingen der Signale setzt ab ca. 15 MHz ein, das durch ein unangemessenes HF-Leiterplattendesign hervorgerufen wird. Da die Eingangswiderstände der Treibertransistoren nur geschätzt waren, weichen die tatsächlichen Verstärkungen von den Berechnungen etwas ab und betragen bei 1 MHz 9,5 und 5,4.

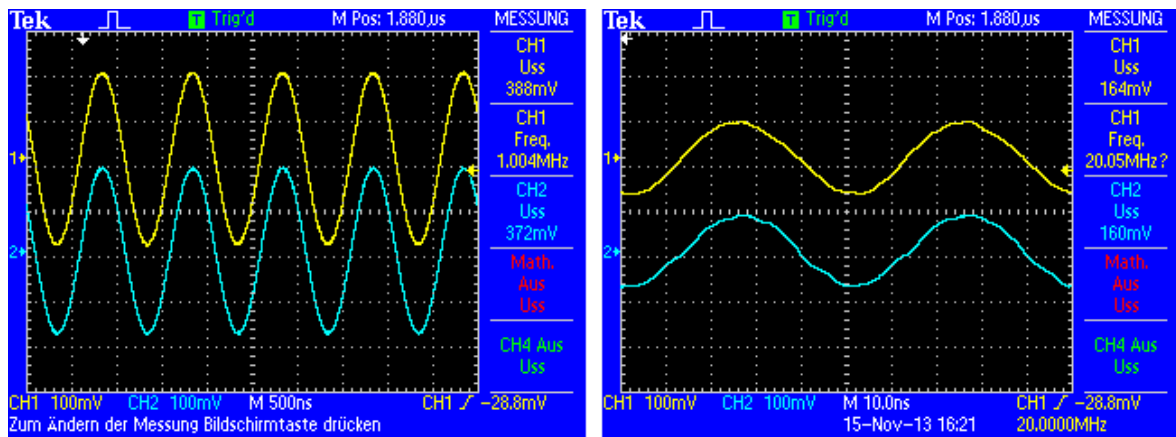


Bild 4.20: Zeitsignale der Vortreibertransistoren

4.3.2 PEGELSHIFT-STUFE

Die Anordnung um T2 (Bild 4.17) ist eine Pegelshift-Stufe, welche, ähnlich einer Z-Diode, für einen gleichspannungsmäßigen Versatz der beiden Ausgangssignale sorgt. Für die U_{CE} -Spannung von T2 gilt:

$$U_{CE} = U_{BE} \left(1 + \frac{R_2}{R_{2,1} + P_1} \right) \quad (4.20)$$

Da der Pegelversatz ein Vielfaches der U_{BE} -Spannung ist, wird diese Schaltung auch U_{BE} -Multiplizierer genannt. Über P_1 kann die Höhe des Versatzes eingestellt werden.

Die Notwendigkeit des Pegelshifters liegt darin begründet, dass die Kennlinie von Transistoren (Bild 4.21)²³ nicht-linear ist. Oberhalb einer bestimmten Spannung U_{BE} existieren jedoch lineare Bereiche in dem der Transistor betrieben werden kann. Dieser Wert liegt bei einer Basis-Emitter-Spannung um 0,7 V. Das heißt, im Ruhezustand wird die Treiberstufe mit einer Vorspannung dieser Größe angesteuert, womit der nicht-lineare Bereich umgangen wird.

Diese Arbeitsweise des Verstärkers wird als AB-Betrieb bezeichnet und verringert die Übernahmeverzerrung der Endstufe. In Bild 4.22 ist der Unterschied zwischen der Ausführung mit und ohne Vorspannung zu sehen. Im B-Betrieb (links) bildet sich eine tote Zone im entsprechenden Bereich aus, das heißt, für sehr kleine Ansteuergrößen sperrt die

²³ Datasheet 2SA1538/2SC3953

Schaltung. Über den Einsatz von bspw. Dioden oder wie in diesem Fall einem U_{BE} -Multiplizierer wird die Übertragungskennlinie linearisiert (rechts).

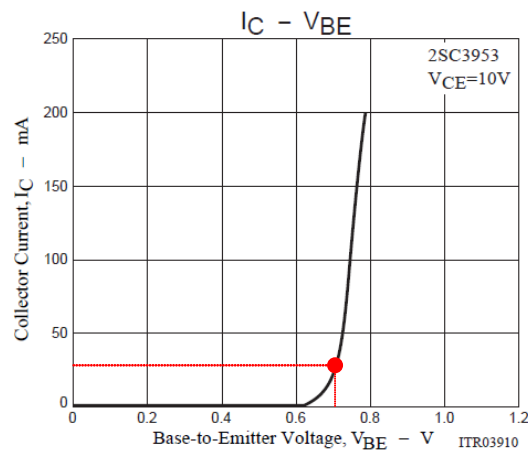


Bild 4.21: Kennlinie 2SC3953

Mit $R_2 = 2,2 \text{ k}\Omega$ und $R_{2,1} = 560 \text{ }\Omega$ wird P_1 so abgestimmt, dass sich eine Pegeldifferenz von ca. 1,4 V einstellt. Gemäß (4.2) ist das dann der Fall, wenn das Potentiometer auf 1,2 k Ω geregelt wird.

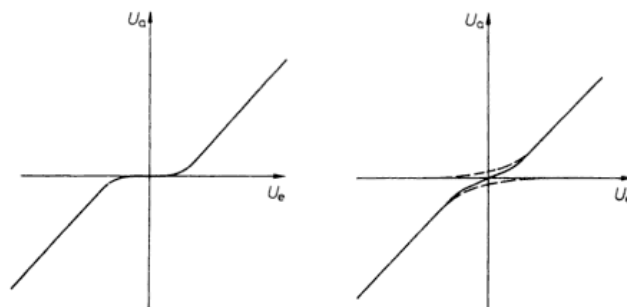


Bild 4.22: B-Betrieb und AB-Betrieb²⁴

4.3.3 GATE-TREIBER

Die Transistoren der eigentlichen Treiberstufe arbeiten ebenfalls in Emitterschaltung. Mit R25/R22 (Anlage 2) tritt nochmals eine lokale Gegenkopplung in Kraft, welche durch die vorliegende Compound-Anordnung bedingt ist und die Verstärkung herunternetzt.²⁵ Dabei formt der npn-Bipolartransistor in Kombination mit dem P-Kanal-MOSFET (gleiches gilt für umgekehrte Polaritäten) eine Art Komplementär-Darlington-Schaltung, die 1953 von George Clifford Sziklai entwickelt wurde [25] und deshalb auch als Sziklai-Paar bezeichnet wird. In Bild 4.23 aus [5] ist ein solcher Aufbau in etwas abgewandelter Form dargestellt (die MOSFETs arbeiten als Sourcefolger, keine Begrenzung im Feedback-

²⁴ Vgl. Tietze/Schenk, 2002, S. 903

²⁵ Elektor, 12/1993, S.10

Zweig), zudem scheinen die Symbole für N- und P-Kanal MOSFET vertauscht worden zu sein. Durch die Zusammenschaltung wird eine höhere Stromverstärkung erreicht. Die Aufgabe der Treibertransistoren ist nun die Endstufe mit dem passenden Potential und dem nötigen Spannungshub anzusteuern. Zugleich müssen die erforderlichen Ströme bereitgestellt werden.

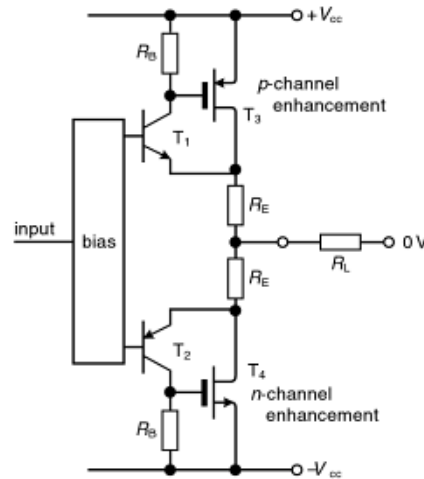


Bild 4.23: Komplementär-Darlington-Schaltungen

Die Frequenzgänge und Verstärkungen werden hier ausschließlich experimentell ermittelt, da bedingt durch die wirksamen Gegenkopplungen eine Berechnung schwierig ist. Eine Aufnahme der Übertragungsfunktion und der Zeitsignale konnte nur im Leerlauf getätigt werden, die Gründe dafür werden im Abschnitt 4.4 geliefert. Die Dimensionierung der passiven Bauelemente ist der Anlage 2 zu entnehmen.

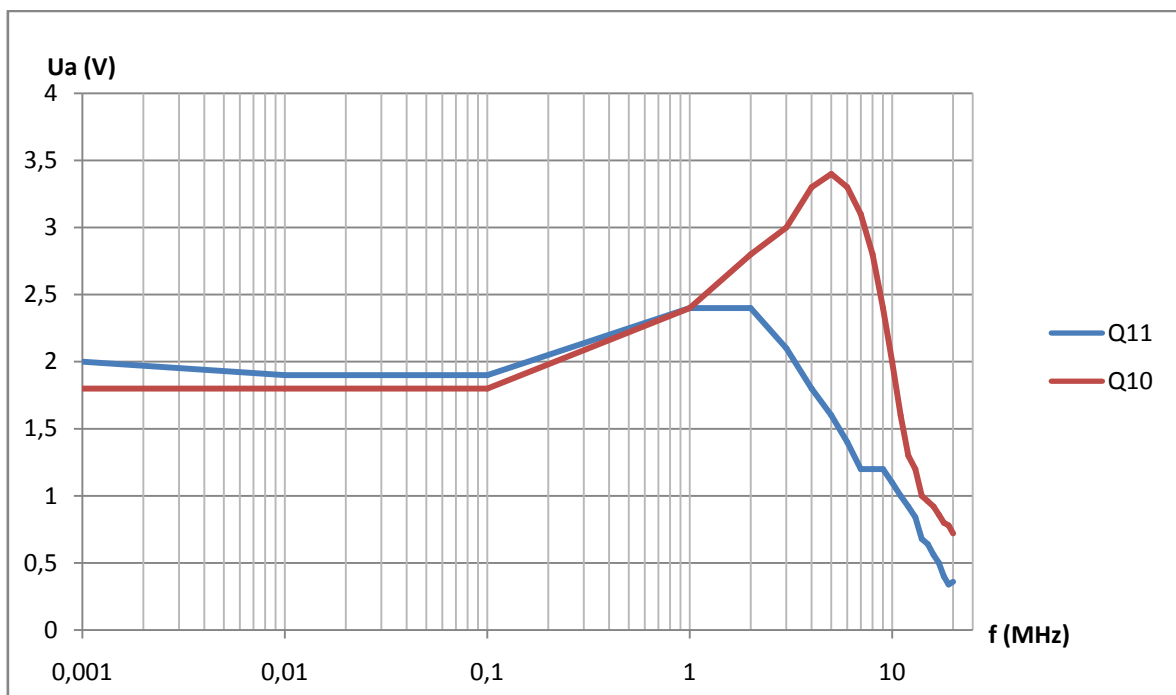


Bild 4.24: Frequenzgänge der Transistoren der Gate-Treiber

Für den Bereich bis 1 MHz verstärken die beiden Zweige ungefähr in gleicher Weise, darüber jedoch wird wegen der unsymmetrischen Auslegung der Vorstufe unterschiedlich und nicht-linear angesteuert. Über eine Feinabstimmung der Einstellregler im betreffenden Frequenzbereich können die Signale noch angeglichen werden. Aussagekräftiger ist die Gesamtverstärkung der Schaltung bis zu diesem Punkt bezogen auf das geringe Eingangssignal in Höhe von 10 mV (Bild 4.25).

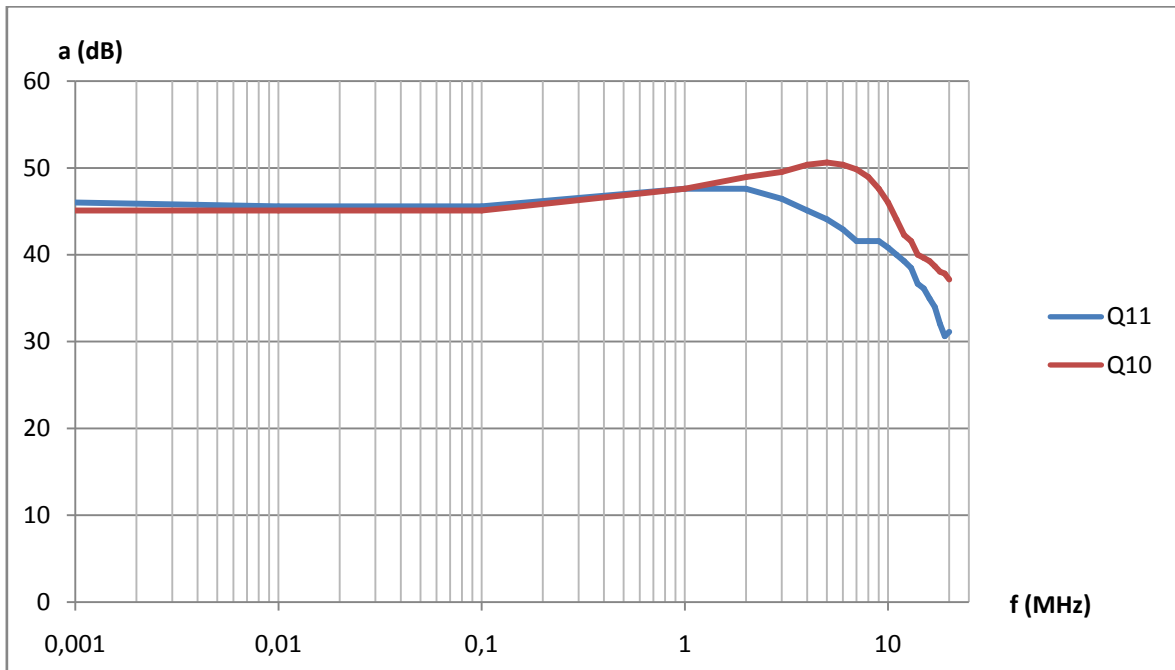


Bild 4.25: Verstärkung der Schaltung bis einschließlich Q10/Q11

Hinsichtlich der Maximalverstärkungen liegen die Grenzfrequenzen bei 6 MHz (Q11) und 9 MHz (Q10). Durch den Einsatz dynamischer Gegenkopplungen wären eventuell höhere Werte zu erreichen. Der geforderte Bereich bis 20 MHz erscheint aber mit dem gewählten Konzept nicht realisierbar, dazu wirken die Transistorkapazitäten zu stark.

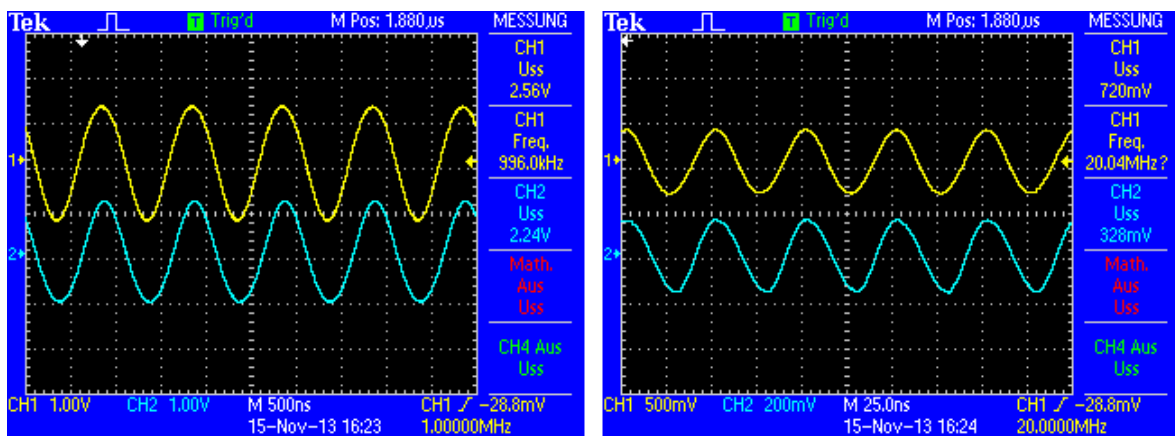


Bild 4.26: Zeitsignale der Treibertransistoren

Die Ausgangsspannungen wurden mit ungefähr 2,5 V gemessen, das entspricht einem Verstärkungsfaktor von 6,5.

4.4 MOSFET-ENDSTUFE

4.4.1 GEGENTAKTPRINZIP

Die Endstufe wird durch einen N-Kanal und einen P-Kanal MOSFET gebildet und arbeitet im Prinzip der Gegentakttechnik. Da sie in einer Source-Konfiguration ausgeführt ist, können die Ausgangssignale fast bis zur Versorgungsspannung angesteuert werden. Bereits erwähnt wurde der AB-Arbeitsmodus, der mit der Pegelshift-Stufe eingestellt wird, woraufhin die Transistoren Q10/Q11 eine Vorspannung erhalten und in Ruhe ein Potential an deren Ausgängen erzeugt. Bei sinusförmiger Ansteuerung der Endstufe verstärkt Q12 (Anlage 2) nur die negative Halbwelle, Q13 sperrt für diese Zeit. Umgekehrtes Verhalten gilt für die Behandlung der positiven Halbwelle. In Bild 4.27 ist die Funktionsweise der Gegentaktstufe schematisch dargestellt. Wie auch die Emitterschaltung arbeitet die Sourceschaltung als Spannungsinverter. Die Ausgangsspannung folgt daher polaritätsmäßig der Eingangsspannung.

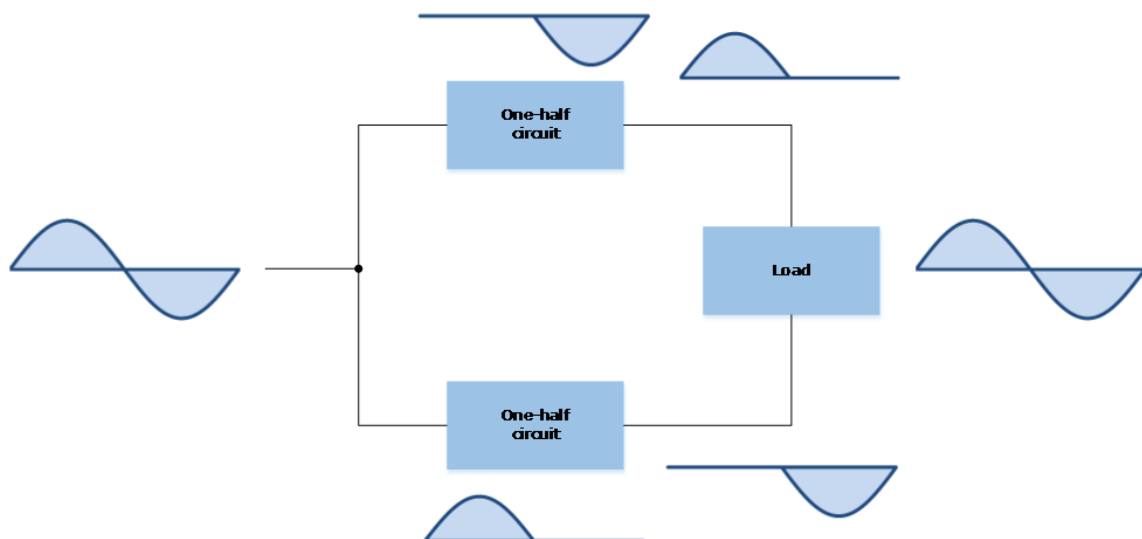


Bild 4.27: Signale der Gegentaktstufe

4.4.2 SELEKTION DER MOSFETs

Die Funktionsweise eines MOSFET ist dadurch gekennzeichnet, dass eine Steuerspannung und das von ihr erzeugte elektrische Feld einen Stromfluss bewirken, d.h. die Steuerung erfolgt im Gegensatz zu Bipolartransistoren leistungslos. Berechtigterweise muss an dieser Stelle über den Sinn einer Treiberstufe diskutiert werden. FETs besitzen relativ hohe Eingangskapazitäten, die insbesondere bei hohen Frequenzen hohe Ströme zum Umladen erfordern.²⁶ Diese Abhängigkeit lässt sich folgendermaßen darstellen:

²⁶ Hering, 2005, S.208

$$I = \frac{C \cdot dU}{dt} \quad (4.21)$$

Für die praktische Dimensionierung des Treibers ist jedoch der Wert der Gesamtladung Q_g bestimmend. Über die Beziehung $Q_g = C \cdot dU$ lassen sich durch Einsetzen in (4.21) die erforderlichen Ströme leicht berechnen. In der Tabelle 4.2 sind die wichtigen Parameter aus den Datenblättern der gewählten MOSFETs gelistet.

Tabelle 4.2: Dimensionierung der Differenzverstärker

Typ	Bezeichnung	U_{DSS}	I_D	Q_g	I_{Tr}^{27}	P_D
N-Kanal	NDD02N40	400 V	1,7 A	5,5nC	110 mA	39 W
P-Kanal	NVTFS5124PL	-60 V	-6 A	3,5 nC	70 mA	18 W

Diese Kenndaten sind absolute Maximalwerte, die Drainströme und Leistungsangaben beziehen sich auf Gehäusetemperaturen bei 25°C. Ersichtlich ist, dass die ausgewählten MOSFETs nicht komplementär zueinander sind. Das liegt darin begründet, dass der Markt verfügbarer P-Kanal MOSFETs nicht nur wesentlich kleiner ist als der seines Pendant, sondern auch, dass sich diese Typen zumeist nur mit schlechteren Eigenschaften herstellen lassen. Die Ursache dafür ist eine physikalische: beim P-Kanal-MOSFET bilden Löcher die Majoritätsladungsträger, welche gegenüber Elektronen (Majoritätsträger beim N-Kanal-MOSFET) die größere effektive Masse haben. Infolgedessen ist die Beweglichkeit der Löcher geringer und der P-Kanal-MOSFET arbeitet langsamer.²⁸ Da die Größe des Stroms, welcher durch die Treiberstufe erbracht werden muss, von der Gateladung abhängig ist, sollten MOSFETs gewählt werden, die für diesen Parameter kleine Werte besitzen. Bei der Recherche über geeignete Modelle wurden keine zueinander komplementären Bauelemente gefunden, die diese Bedingung erfüllen. Es wurden deshalb zwei MOSFETs des Herstellers ON Semiconductor selektiert, an denen die Frage untersucht werden sollte, inwiefern durch Wahl geeigneter, aber voneinander unterschiedlicher Ansteuerungen, ein Angleichen des Aussteuerungsverhaltens möglich ist.

Da im Gegentaktprinzip jeder MOSFET nur eine Halbwelle verstärkt, wurde irrtümlicherweise angenommen, dass es genügt, wenn die Halbleiter für 50 V in der Drain-Source-Strecke ausgelegt sind. Weil im AB-Betrieb beide MOSFETs immer ein bisschen offen sind, müssen jedoch Modelle mit mindestens $U_{DS} = 100$ V eingesetzt werden. Die P-Kanal-Variante erfüllt diese Bedingung nicht. Das Zuschalten der Endstufe an die Treiber führte zu einem irreparabel Defekt der MOSFETs. Ein Austausch des P-Kanal-Modells war aufgrund des speziellen Footprints²⁹ nicht möglich. Da die Suche nach einem Ersatz,

²⁷ Die Angabe der erforderlichen Treiberströme I_{Tr} bezieht sich auf die maximale Frequenz von 20 MHz

²⁸ Ibach/Lüth, 2009, S.463.

²⁹ Der NVTFS5124PL wird im WDFN8-Gehäuse geliefert.

das Neudesgin, die Lieferzeit und die Bestückung der Leiterplatte die Zeitspanne der Arbeit überschritten hätte, kann die Endstufe nur theoretisch beschrieben werden.

4.4.3 FUNKTIONSWEISE

Damit ein MOSFET von dem gesperrten in den leitenden Zustand übergeht, ist eine Steuerspannung nötig, die den Wert der Schwellenspannung überschreitet. Dieser Wert liegt für den gewählten N-Kanal MOSFET im Bereich $0,8 \text{ V} \leq U_{th} \leq 2 \text{ V}$ und bei seinem Gegenstück zwischen $-1,5 \text{ V} \leq U_{th} \leq -2,5 \text{ V}$. Gleichspannungsmäßig wurden die Ausgangssignale der Treiberstufe auf einem Potential um 46 V im positiven Zweig und -46 V im negativen Zweig gelegt. Die exakten Konditionen für den AB-Betrieb müssten experimentell ermittelt werden. In den Datenblättern wird der Zusammenhang zwischen Gate-Source-Spannung und Drainstrom deutlich.

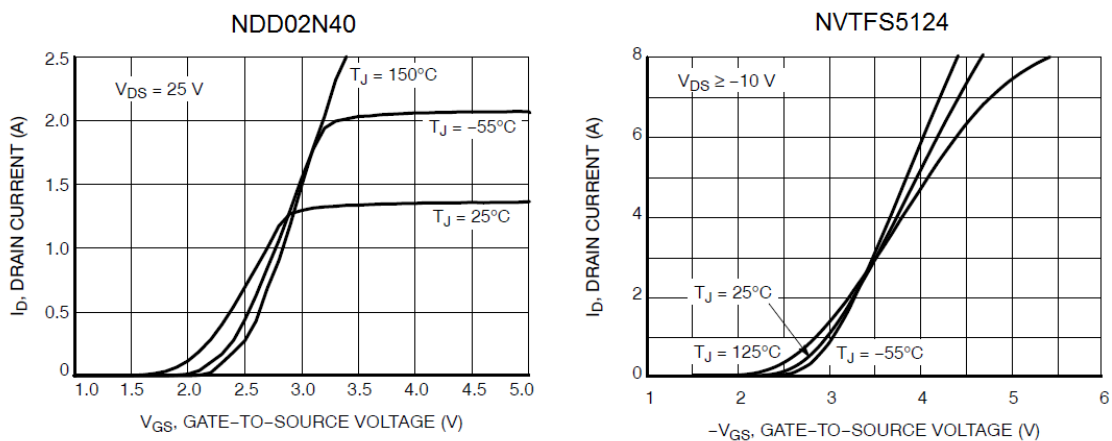


Bild 4.28: Übertragungskennlinien der MOSFETs³⁰

Für einen maximalen Ausgangsstrom von 1 A müssen gemäß der Übertragungskennlinie die Steuerspannungen U_{GS} auf ca. 2,8 V und -3 V begrenzt werden. Der Anstieg der Kennlinie wird über den Steilheitskoeffizienten determiniert. Dieser Parameter wird von den Herstellern als ‚Forward Transconductance‘ g_{FS} angegeben und beträgt 1,1 S (NDD02N40) bzw. 4 S (NVTFS5124). Für die Verstärkung gilt³¹:

$$A = -g_{FS} \cdot R_D \quad (4.22)$$

Demnach ist maßgeblich die Höhe des Drainwiderstands, also der Widerstand der angeschlossenen Last, entscheidend für den Spannungshub im Ausgangskreis.

³⁰ Datasheet NDD02N40/NVTFS5124PL

³¹ Tietze/Schenk S.235

4.5 VERBRAUCHER

An den Leistungsgenerator sollen verschiedene Ultraschallsonden angeschlossen werden. Der typische Impedanzverlauf einer solchen Sonde ist schematisch in Bild 4.29³² dargestellt. Im Resonanzfall sinkt die Impedanz der Piezokeramiken auf ihren Minimalwert. In diesem Bereich sind die Bedingungen für die Erzeugung von Ultraschallwellen optimal. Es folgt die Antiresonanz, wobei sich die Wellen quasi gegenseitig auslöschen. Dieses Muster wiederholt sich periodisch zu höheren Frequenzen hin.

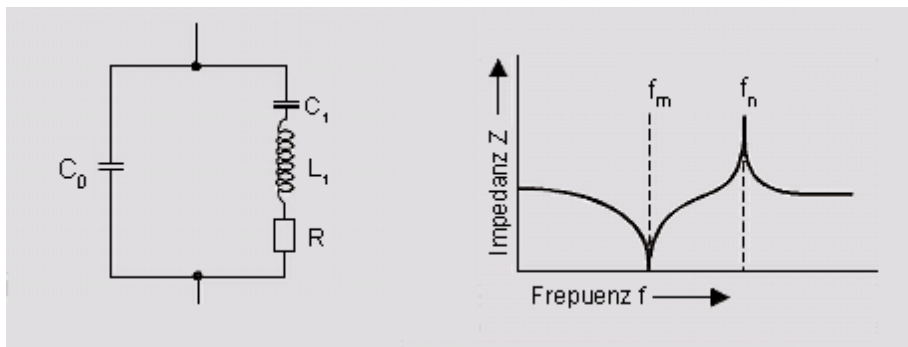


Bild 4.29: ESB und Impedanzverlauf einer Piezokeramik

Aufgrund des komplexen und frequenzabhängigen Verhaltens der Sonde ist eine genaue Angabe (ohne Messung) zur Impedanz nicht möglich. Eine Aussage zu den Ausgangsspannungen der Verstärkerschaltung kann somit nicht sicher gegeben werden. Denkbar wäre, eine normierte Ausgangsimpedanz für den Leistungsgenerator festzulegen und über das Smith-Diagramm entsprechende Anpassglieder für die verschiedenen Sonden bei den Betriebsfrequenzen (Resonanzfälle) zu entwerfen.

³² Vgl. Abbildung aus: URL: www.piceramic.de/piezoeffekt3.php [19.11.2013]

5 LEITERPLATTENENTWURF

In Altium Designer wurde für den Aufbau eines Prototyps ein PCB-Design angefertigt. Mit einem Maß von 15x15 cm wurde die Leiterplatte großzügig ausgelegt und bietet viel Platz für Nachstarbeiten. Um die einzelnen Stufen voneinander getrennt untersuchen zu können wurden zahlreiche Jumper eingeplant. Durch den Einsatz von Einstellreglern an Stelle von Festwiderständen können die Eigenschaften der entsprechenden Stufe schnell und ohne großen Aufwand geändert werden. Die Footprints der Bauelemente wurden gemäß der Dimensionierungen in den Datenblättern hergestellt. Die Bohrlöcher der Bipolartransistoren und Jumper fielen dennoch zu klein aus. Es ist ratsam bei der Erstellung von Footprints die Abmessungen etwas größer anzusetzen.

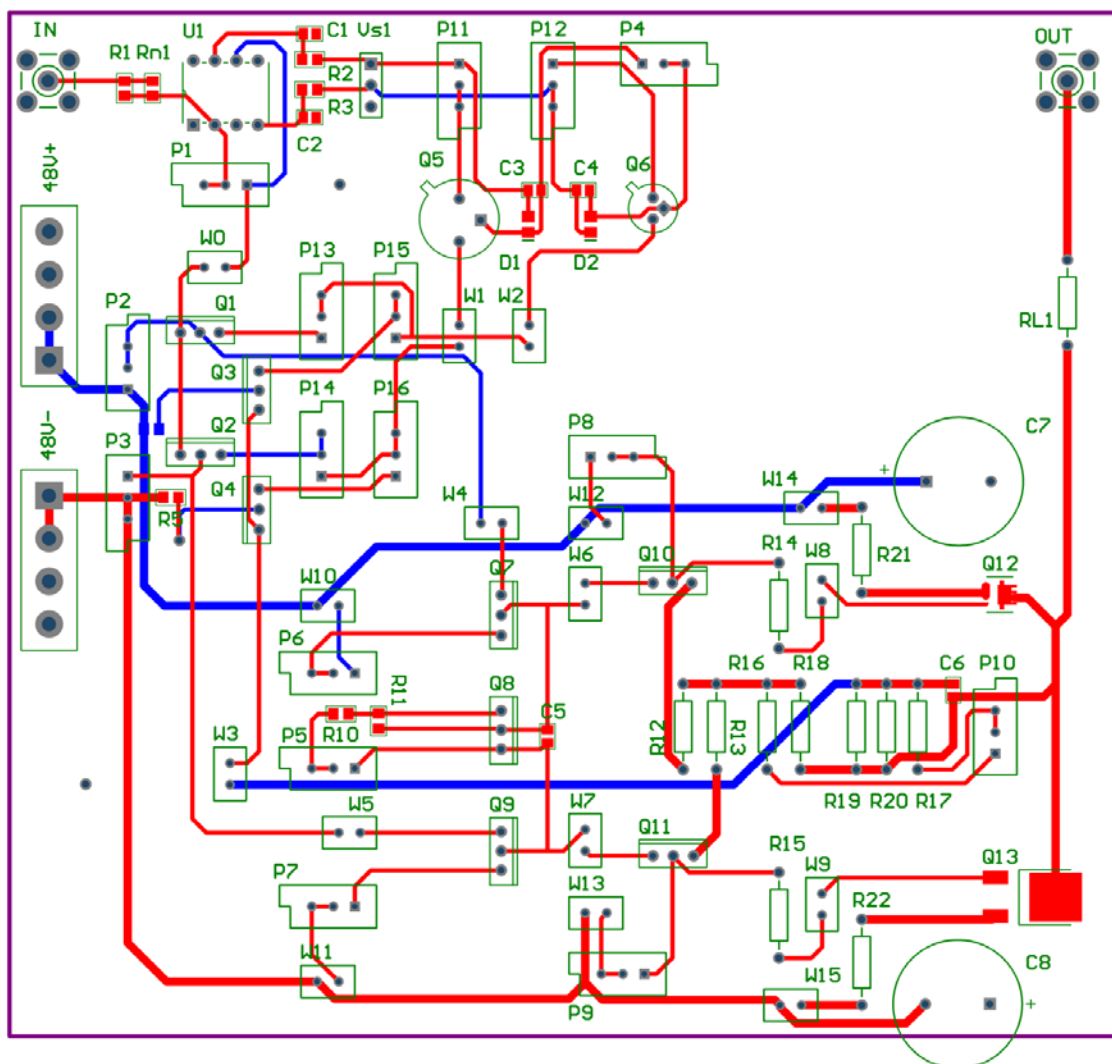


Bild 5.1: PCB-Layout

Der Leitungsquerschnitt hängt davon ab, wie groß der Strom ist, der in diesen Leiterbahnen fließt und von der Kupferdicke der verwendeten Platte (Bild 5.2). Für die Betriebsleitungen wurde aus diesem Grund die Bahnbreite mit 1 mm dimensioniert, die

übrigen Leiterzüge wurden mit 0,5 mm festgelegt. Die Platzierung der Ladeelko's wurde unglücklich gewählt. Damit die Endstufe nah an den Betriebsspannungen liegt, hätten die C7/C8 noch vor den beiden Jumper W14/W15 positioniert werden müssen.

Kupferdicke	Leiterbahn-Breite	Maximale Strombelastbarkeit in Abhängigkeit zur Temperaturerhöhung				
		10 °C	20 °C	30 °C	45 °C	60 °C
35 µm	0,25 mm	0,5 A	0,8 A	1,0 A	1,3 A	1,6 A
	0,5 mm	1,0 A	1,6 A	2,0 A	2,5 A	3,0 A
	1,0 mm	2,2 A	3,0 A	3,6 A	4,2 A	4,8 A
	1,5 mm	3,0 A	3,8 A	4,6 A	5,3 A	6,5 A
	2,0 mm	3,8 A	5,0 A	6,5 A	7,5 A	8,5 A
	3,0 mm	4,5 A	6,5 A	8,0 A	9,5 A	11,0 A
	4,0 mm	6,0 A	8,5 A	10,0 A	12,0 A	13,5 A
	5,0 mm	7,0 A	10,0 A	12,0 A	14,5 A	16,0 A
	6,0 mm	7,5 A	11,0 A	14,0 A	16,0 A	18,0 A
	8,0 mm	9,0 A	14,0 A	17,0 A	20,0 A	22,5 A
70 µm	0,25 mm	1,0 A	1,6 A	2,0 A	2,5 A	3,0 A
	0,5 mm	2,0 A	2,8 A	3,5 A	4,0 A	4,5 A
	1,0 mm	3,5 A	4,7 A	5,8 A	6,8 A	8,0 A
	1,5 mm	4,5 A	6,2 A	7,5 A	9,0 A	10,5 A
	2,0 mm	6,0 A	8,5 A	10,0 A	12,0 A	13,5 A
	3,0 mm	7,5 A	11,0 A	14,0 A	16,0 A	18,0 A
	4,0 mm	9,0 A	13,5 A	17,0 A	19,0 A	22,0 A
	6,0 mm	11,0 A	18,0 A	22,0 A	26,0 A	28,0 A

Bild 5.2: Strombelastbarkeit der Leiterbahnen³³

Im vorliegenden Layout wurden allgemeine Design-Regeln missachtet. Der Aufbau sollte dazu dienen, schnelle Erkenntnisse über das Schaltungsverhalten zu erschließen. In einer zukünftigen Entwicklungsversion muss darauf geachtet werden, magnetische Störfelder möglichst zu vermeiden. Solche Felder können zu Verzerrungen beitragen, indem sie Ströme in anderen Schaltungsteilen induzieren. Bei einem doppelseitigen Platinenlayout ist daher darauf zu achten, dass die Leiterbahnen auf beiden Seiten verteilt sind und exakt übereinander verlaufen. Dadurch befinden sich die Bahnen des positiven und negativen Zweigs in unmittelbarer Nähe, das resultierende magnetische Feld ist dann fast sinusförmig.³⁴

Damit eine kritische Schleifenbildung zwischen Hin- und Rückweg des Signals unterbunden wird, ist die Masse flächig zu gestalten. Dabei sind ausreichend Masse-Durchkontaktierungen zwischen den Layern einzuplanen. Wie in Bild 5.3 aus [28] zu sehen, muss dafür gesorgt werden, dass der HF-Rückstromweg nicht durch querliegende Schlitze gestört wird.

³³ Händschke, 2006, S.73

³⁴ Elektor, 9/ 2013, S.20

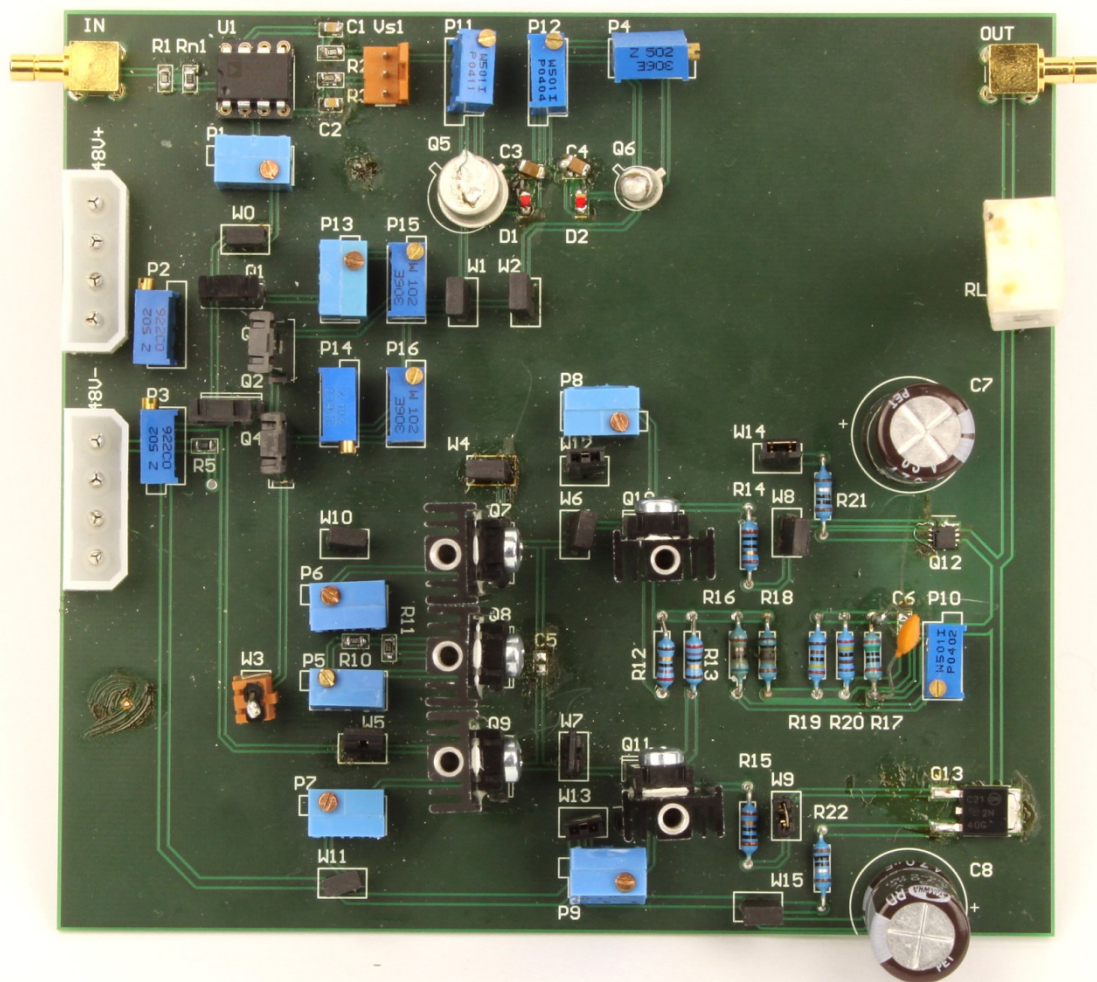


Bild 5.4: Platine des Leistungsgenerators

6 ZUSAMMENFASSUNG

Diese Arbeit beleuchtet die Entwicklungsschritte für einen Leistungsgenerator. In Kapitel 2 wird ein gängiges Konzept eines niederfrequenten Verstärkers vorgestellt und es soll untersucht werden, inwiefern eine Anpassung an die hochfrequenten Anforderungen möglich ist. Dafür wurde in Kapitel 3 eine Simulation durchgeführt und auf dieser Grundlage das Schaltungskonzept zunächst als tauglich bewertet. Die Aussagekraft der Simulationsergebnisse wurde mit der Betrachtung der Halbleitermodelle verworfen und auf verborgene Fallen, auf die der Entwickler stoßen kann, hingewiesen. An dieser Stelle war nicht mehr ersichtlich, ob die hohen Ansprüche mit dem gewählten Konzept realisierbar sind. Durch einen Aufbau auf einer Lochrasterplatine sollten nähere Erkenntnisse gewonnen werden. Dabei wurden die geforderten Frequenzbereiche bei weitem nicht erreicht, da sich u.a. stark kapazitive Effekte bemerkbar machten und es wurde entschieden den Aufbau auf einer Leiterplatine anzufertigen. Das Wissen über das grundlegende Verhalten der einzelnen Stufen wird mit der Schaltungsanalyse in Kapitel 4 geliefert. Es werden dabei die wichtigen Parameter von Bipolartransistoren und MOSFETs anhand von Datenblättern, Kennlinien und Diagrammen aufgezeigt und die Verstärkungseinstellungen sowie Grenzfrequenzen berechnet und gemessen. Die Arbeit schließt mit einer Betrachtung des PCB-Designs und des Verbrauchers ab. Dabei werden Layoutfehler eingestanden und Verbesserungsvorschläge gegeben. Die Ultraschallsonden konnten durch die ungünstige Auswahl des P-Kanal-MOSFETs nicht angeschlossen werden. Eine finale Messung des vollständigen Systems konnte deswegen nicht erfolgen, es bleibt die Frage offen, in welcher Höhe und über welchen Frequenzbereich die Endstufe verstärkt.

LITERATURVERZEICHNIS

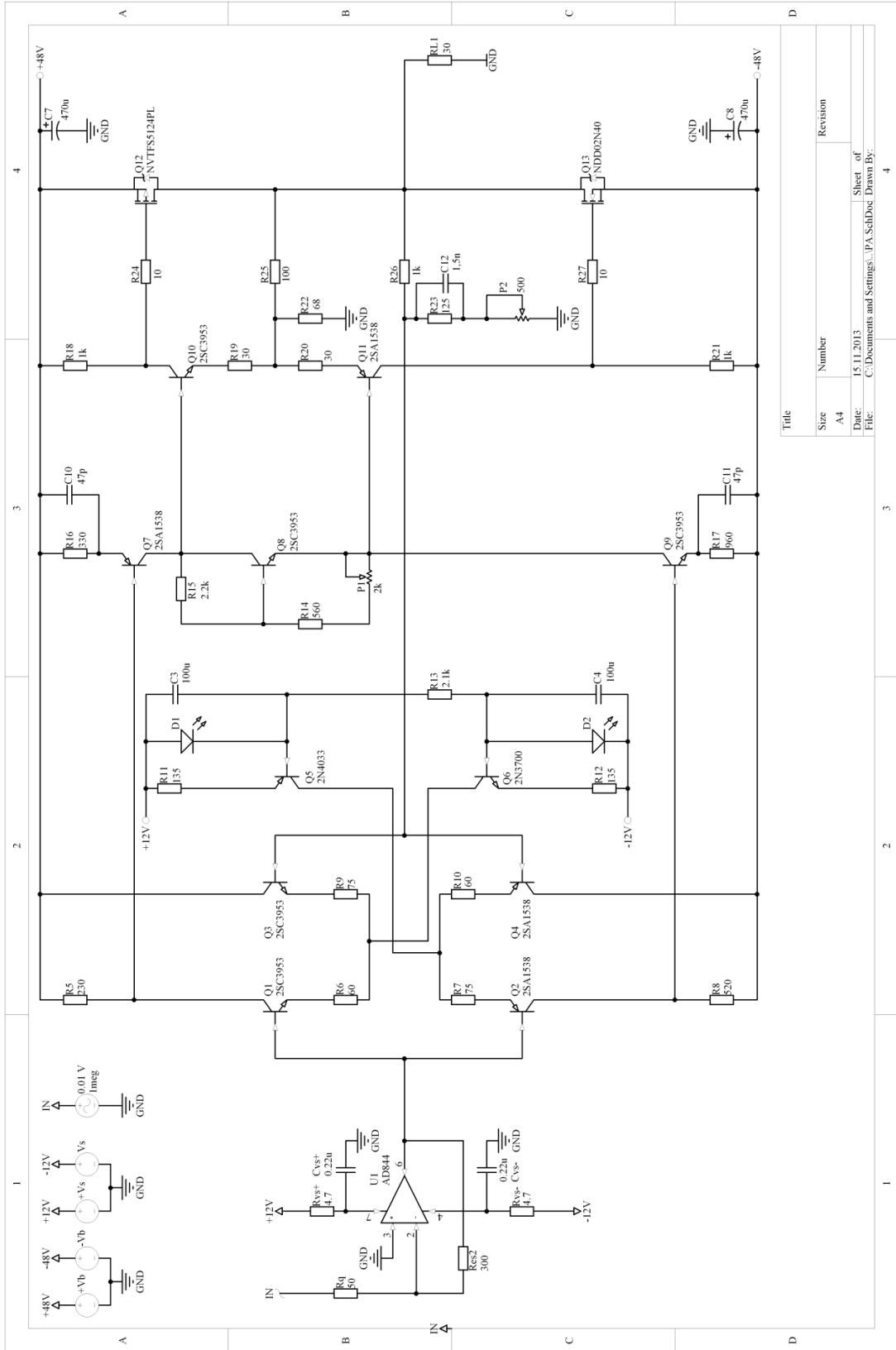
- [1] *2SA1538/2SC3953 Datasheet*. [PDF] Tokyo : SANYO Electric Co.,Ltd. Semiconductor Company.
- [2] **Berkner, J. 2002.** *Kompaktmodelle für Bipolartransistoren: , Praxis der Modellierung, Messung und Parameterbestimmung – SGP, VBIC, HICUM und MEXTRAM*. Renningen : Expert Verlag, 2002.
- [3] **Cheng, Y. und Chemning, H. 2002.** *MOSFET Modeling & BSIM3 User's Guide*, Kluwer Academic Publishers. New York : Kluwer Academic Publishers, 2002.
- [4] **Christ, A., Cobet, U. und Millner, R. 1999.** Physikalische Grundlagen der Ultraschalldiagnostik. [Hrsg.] U. Cobet und G. Brix. *Ultraschall und magnetische Resonanz*. 1999. S. 65. Kompendium der XI. Winterschule der DGMP, ÖGMP und SGSMP.
- [5] **Crecraft, D. und Gergely, S. 2002.** *Analog Electronics: Systems and Signal Processing*. Oxford : Butterworth-Heinemann, 2002.
- [6] **Enz, C. und Krummenmacher, F. 1997.** *The EPFL-EKV MOSFET Model Equations for Simulation*. Electronics Laboratories, Swiss Federal Institute of Technology (EPFL). Lausanne : s.n., 1997. Technical Report.
- [7] **Flores, K. und Ramus, X. 2011.** *Large-Signal Specifications for High Voltage Line Drivers*. Texas Instruments. 2011. Application Report.
- [8] **GAMPT mbH.** *Sound Wave Controller SC600*. [Benutzerhandbuch]
- [9] **Goerth, J. 1999.** *Bauelemente und Grundsaltungen*. Leipzig : B.G. Teubner Stuttgart, 1999.
- [10] **Grimsehl, E. 1989.** *Lehrbuch der Physik*. Leipzig : BSB Teubner, 1989. Bd. I.
- [11] **Händschke, J. 2006.** *Leiterplattendesgin: Ein Handbuch nicht nur für Praktiker*. Bad Saulgau : Eugen G. Leuze Verlag, 2006.
- [12] **Hering, E., Bressler, K. und Gutekunst, J. 2205.** *Elektronik für Ingenieurwissenschaften*. 5. Aufl. Berlin : Springer, 2205.
- [13] **Ibach, H. und Lüth, H. 2009.** *Festkörperphysik. Einführung in die Grundlagen*. 7. Aufl. Berlin u.a. : Springer, 2009.

- [14] **Kuttruff, H. 1988.** *Physik und Technik des Ultraschalls*. Stuttgart : Hirzel, 1988.
- [15] *NDD02N40 Datasheet*. [PDF] s.l. : On Semiconductor, 2013.
- [16] *NVTFS5124PL Datasheet*. [PDF] s.l. : ON Semiconductor, 2013.
- [17] **o.V.:** HEXFET-Medium-Power-Amp. In: *Elektor*. 1993, Nr. 12, S. 7-12
- [18] **o.V. 2013.** Kompakte Audio-Endstufe. *Elektor*. 2013, 9.
- [19] **o.V.** *LTSpice Manual*. [PDF] s.l. : Linear Technology Corporation.
- [20] **o.V. 2000.** *Pspice Reference Guide*. [PDF] s.l. : Cadence Design Systems, Inc, 2000.
- [21] **o.V. 1998.** *Star-Hspice Manual*. [PDF] s.l. : Avant! Corporation, 1998.
- [22] **Razavi, B. 2001.** *Design of Analog CMOS Integrated Circuits*. New York : Mcgraw-Hill Higher Education, 2001.
- [23] **Sakurai, T. und Newton, R. A. 1990.** *A Simple Model for Circuit Analysis and its application to CMOS gate delay analysis and series-connected MOSFET structure*. Electronics Research Laboratory, University of California. Berkeley : s.n., 1990. ERL Memo NO. ERL M90/19.
- [24] **Siegl, J. 2009.** *Schaltungstechnik: Analog und gemischt analog/digital*. 3. Aufl. Berlin : Springer, 2009. S. S. 147.
- [25] **Sziklai, G. C. 1953.** *Push-Pull complementary type transistor amplifier*. US2762870 A 28. Mai 1953.
- [26] **Thiele, C. 2008.** Weiterentwicklung eines Kompaktmodells für Bipolartransistoren mit spezieller Beachtung des Hochstrombereichs und eines geringen Parameterextraktionsaufwands. München, Universtät der Bundeswehr, Fachbereich für Elektrotechnik und Informationstechnik, Diss. : s.n., 2008.
- [27] **Tietze, U. und Schenk, Ch. 2002.** *Halbleiter-Schaltungstechnik*. 12. Aufl. Berlin. Springer, 2002
- [28] **Thüringer, Prof. Dr. Rainer.** Signalleitungen auf Leiterplatten mit kontrollierter Impedanz. [Online] Kapitel 3. FB Elektro- und Informationstechnik der FH Gießen-Friedberg
http://homepages.thm.de/~hg7313/lehre/avt/skript/avt_hightechspeed_bg_kap3.pdf.

ANHANG

Anlage 1:	Schaltungsaufbau für die Simulation	56
Anlage 2:	Angepasste Schaltung.....	57
Anlage 3:	Stückliste	58

Anlage 2: ANGEPASSTE SCHALTUNG



Anlage 3: STÜCKLISTE

Comment	Description	Designator	Value
Capacitor	Capacitor	C3, C4	100u
Polarized Capacitor	Polarized Capacitor	C7, C8	470u
Capacitor	Capacitor	C10, C11	47p
Capacitor	Capacitor	C12	1,5n
Capacitor	Capacitor	Cvs+, Cvs-	0.22u
Red LED	Subminiature Red LED Lamp	D1, D2	
Potentiometer	Potentiometer	P1	2k
Potentiometer	Potentiometer	P2	500
2SC3953	NPN - Transistor	Q1, Q3, Q8, Q9, Q10	
2SA1538	PNP - Transistor	Q2, Q4, Q7, Q11	
2N4033	PNP - Current Source Transistor	Q5	
2N3700	NPN- Current Source Transistor	Q6	
NVTFS5124PL	P-Channel MOSFET	Q12	
NDD02N40	N-Channel MOSFET	Q13	
Res2	Resistor	R5	230
Res2	Resistor	R6, R10	60
Res2	Resistor	R7, R9	75
Res2	Resistor	R8	520
Res2	Resistor	R11, R12	135
Res2	Resistor	R13	2.1k
Res2	Resistor	R14	560
Res2	Resistor	R15	2.2k
Res2	Resistor	R16	330
Res2	Resistor	R17	960
Res2	Resistor	R18, R21, R26	1k
Res2	Resistor	R19, R20, RL1	30
Res2	Resistor	R22	68
Res2	Resistor	R23	125
Res2	Resistor	R24, R27	10
Res2	Resistor	R25	100
Res2	Resistor	Res2	300
Res2	Resistor	Rq	50
Res2	Resistor	Rvs+, Rvs-	4.7
AD844	OPV	U1	

EIDESSTATTLICHE ERKLÄRUNG

Ich erkläre hiermit an Eides statt, dass ich die vorliegende Bachelorarbeit selbstständig verfasst sowie die benutzten Quellen und Hilfsmittel vollständig angegeben habe und dass die Arbeit nicht bereits als Prüfungsarbeit vorgelegen hat.

Merseburg, den 20.11.2013

(Janko Entschew)

